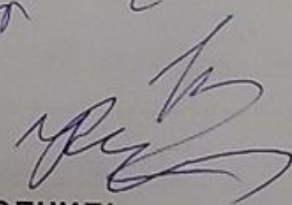


Министерство образования Российской Федерации
Пензенский государственный университет
Кафедра «Вычислительная техника»

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

к курсовому проекту
по дисциплине «ЭВМ и ПУ»
на тему «Процессор универсальной ЭВМ»

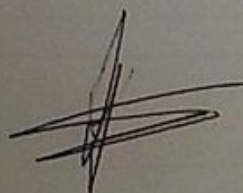
Вариант 51

хх 23.12.17

выполнил:

студент группы 15BB1
Колесников В.С.

принял:

к.т.н., доцент, профессор
Коннов Николай Николаевич



Пенза 2017

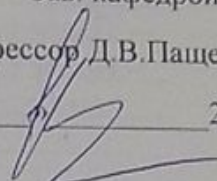
ПЕНЗЕНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
Факультет Вычислительной техники

Кафедра "Вычислительная техника"

"УТВЕРЖДАЮ"

Зав. кафедрой ВТ

профессор Д.В. Пашенко

«» 20__

ЗАДАНИЕ

на курсовое проектирование по курсу

ЭВМ и ПУ

Студенту Иваскину В.С.

Группа 15ВВ1

Тема проекта "Процессор универсальной ЭВМ "Вирт-Г1"

Исходные данные (технические требования) на проектирование

Разработать микропрограммные вычисления команд
в универсальном процессоре

Исполнение команд ROP-11

Разрядность данных и адреса — 16

Разрядность адреса — 16

Реализуемые команды: add, dec, bit, TRAP, sen, ror

Реализуемые способы адресации: 2, 6, 5, 7, 609, 8 — 16 рег

Базовая структура — 16 разрядные микро-ЭВМ на

БИС серии И1804

Объем работы по курсу

1. Расчетная часть

- Описание структуры процессора и основного блока
- Описание форматов заданного набора команд
- Описание алгоритмов выполнения различных команд микропроцессора
- Описание микропрограммной логики
- Описание отладки микропроцессора
- Расчет длительности работы процессора для заданного набора команд

2. Графическая часть

- Схемы алгоритмов работы процессора для всех команд
- Описание микропрограммной логики

3. Экспериментальная часть

- Отладка микропроцессора в курсовой системе

Срок выполнения проекта по разделам

1. Согласно заданию

2.

3.

4.

5.

6.

7.

8.

Дата выдачи задания "___"___

Дата защиты проекта "___"___

Руководитель _____

Задание получил _____

Студент Иванов В.С.

2018

Содержание

Список используемых сокращений	2
Введение	3
1 Форматы команд и данных разрабатываемого процессора	4
1.1 Форматы команд	4
1.1 Форматы данных	5
2 Структура базовой микроЭВМ	6
2.1. Функциональная схема БОД	6
3 Описание алгоритма работы процессора при выполнении заданных команд ...	8
4 Листинг микропрограммы	13
5 Протокол отладки	15
Заключение	36
Список используемых источников	37
Приложение А. Схемы алгоритмов	38
Приложение В. ДМЛ	39
Приложение С. Файл kv.PZU	40

<h3 style="margin: 0;">ПГУЗ.230101.051.001 ПЗ</h3>				
Изм.	Лист	№ докум	Подпись	Дата
Разраб		Колесников В.С.		
Пров		Каннов Н.Н.		
Н. Контр.				
Утв				

Процессор универсальной ЭВМ

Пояснительная записка

Литера	Лист	Листов
	1	36

ФВТ, гр. 15ВВ1