

МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ
ПЕНЗЕНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
Кафедра «Вычислительная техника»

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА
к курсовому проекту по дисциплине
«Теория недетерминированных автоматов»
на тему: «Устройство синхронизации параллельных процессов»

ПГУ 2.09.05.01.10.001 ПЗ

Специальность подготовки: 09.05.01 «Применение и эксплуатация
автоматизированных систем специального назначения»
Специализация №1: Эксплуатация вычислительных машин,
комплексов, систем и сетей специального назначения

Выполнил: студент гр.19ВОЭ1

 Прокоданов В.В.

Руководитель: к.т.н., профессор каф. ВТ

 Бикташев Р.А.

Работа защищена с оценкой отлично

Преподаватели _____

Дата защиты 03.06.23

2023

ПЕНЗЕНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

Факультет Вычислительной техники

Кафедра "Вычислительная техника"

"УТВЕРЖДАЮ"

Зав. кафедрой ВТ

д.т.н. М.А. Митрохин

«___» _____ 2023г

ЗАДАНИЕ

на курсовое проектирование по курсу

Теория недетерминированных автоматов

Студенту _____ Прокоданову В.В. _____ Группа _____ 19ВОЭ1 _____

Тема проекта: Устройство синхронизации параллельных процессов.

Исходные данные (технические требования) на проектирование

Устройство предназначено для синхронизации параллельных взаимодействующих процессов, обеспечивающего доступ к общему ресурсу на основе критических интервалов, являющегося компонентой управления ресурсами ядра многопроцессорной операционной системы.

Задание представляет собой программу для проведения исследований устройства синхронизации процессов на функциональной модели, реализованной на языке VHDL.

Вариант № 10

№ процесса	Наличие заявок в i -х процессах $X_{3,i}^j$					Условная запись последовательности заявок
	$X_{3,i}^1$	$X_{3,i}^2$	$X_{3,i}^3$	$X_{3,i}^4$	$X_{3,i}^5$	
$i=1$	1	1	0	0	1	14
$i=2$	1	0	1	1	0	12
$i=3$	1	1	0	1	1	4
$i=4$	1	0	1	0	1	11
$i=5$	1	1	1	0	1	9

Объем работы по курсу

1. Расчётная часть

Разработать схему алгоритма и функциональную схему, устройство синхронизации параллельных процессов, описать работу устройства структурной и функциональной схемам с привлечением схемы алгоритма функционирования устройства, графа НДА, выполнить моделирование устройства на языке VHDL и привести оценку результатов.

2. Графическая часть

Схема алгоритма функционирования устройства – 1 лист формата А3 (297*420 мм).

Схема электрическая функциональная устройства – 1 лист формата А3

3. Экспериментальная часть

Моделирование устройства производить с использованием свободной распространяемой версии системы WebPack ISE фирмы Xilinx.

Срок выполнения проекта по разделам

В соответствии с графиком выполнения работы

Дата выдачи задания “ 11 ” 03 2023

Дата защиты проекта “ 03 ” 06 2023

Руководитель А. Бугаев Р.А.

Задание получил “ 11 ” 03 2023г.

Студент Трукодаков В.В.1

Изм.
Разр.
Пров.
Н. К.
Утв.

Реферат

Пояснительная записка состоит из 37 листов, 9 рисунков, 2 приложений.

Объектом исследования является аппаратное устройство синхронизации, обеспечивающее доступ к общему ресурсу на основе критических интервалов, являющееся компонентой управления ресурсами ядра многопроцессорной операционной системы.

Цель работы — разработка аппаратного устройства синхронизации, обеспечивающего доступ к общему ресурсу на основе критических интервалов, являющегося компонентой управления ресурсами ядра многопроцессорной операционной системы.

В результате проделанной работы было разработано аппаратное устройство синхронизации, обеспечивающее доступ к общему ресурсу на основе критических интервалов, являющееся компонентой управления ресурсами ядра многопроцессорной операционной системы.

При разработке использовалась логика недетерминированных автоматов (НДА) и средства функционального моделирования (VHDL).

					ПГУ 2.09.05.01.10.001 ПЗ			
Изм.	Лист	№ докум.	Подпись	Дата	Устройство синхронизации параллельных процессов	Лит.	Лист	Листов
Разраб.		Прокопанов В.В.		1.6.23			3	37
Провер.		Бикташев Р.А.		2.6.23	Пояснительная записка	ФВТ, гр. 19ВОЭ1		
Н. Контр.								
Утверд.								