Министерство образования Российской Федерации

Пензенский государственный университет

Кафедра «Вычислительная техника»

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

к курсовому проекту по дисциплине

«Электронно-вычислительные машины

и периферийные устройства»

на тему: «Процессор универсальной ЭВМ»

14.06.23

Выполнил:

Студент группы 20ВВП1

Мартынов Н.В.

Принял:

Коннов Н.Н.

Пенза 2023

ПЕНЗЕНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
Факультет Вычислительной техники

Кафедра “Вычислительная техника”

“УТВЕРЖДАЮ”

Зав. кафедрой ВТ

профессор М.А. Митрохин

«_____20__г

ЗАДАНИЕ

на курсовое проектирование по курсу

ЭВМ и периферийные устройства

Студенту Мартынову Н.В. Группа 20ВВП1

Тема проекта Процессор универсальной ЭВМ (Вариант 41)

Исходные данные (технические требования) на проектирование

Цель курсового проектирования:

- изучение принципов работы и методов проектирования процессоров;
- изучение микропроцессорных БИС конкретных серий и выработка навыков практического проектирования микропроцессорных систем.

Содержанием курсового проектирования является разработка центрального процессора универсальной ЭВМ на схемотехнической базе микропроцессорного комплекта серии К1804.

Технические характеристики проектируемого процессора:

- разрядность - 16;
- адресное пространство - 32К слов;
- формат данных - шестнадцатиразрядные целые числа,
- представленные в дополнительном коде;
- система команд -программная совместимость с ЭВМ типа PDP11 ("Электроника-60"), кроме команд обработки данных в байтовом формате
- система элементов серии К1804, К556, К53Г, К555;
- интерфейс типа "Общая шина" или МПИ.

Команды, алгоритмы которых подлежат разработке: add, neg, bhi, bpt, sec, апп. пр.

Способы адресации: 0, 4, 5, 7

Блок процессора, который подлежат разработке в виде ТЗА: БОД 4-11 разряды.

Примечание: Команды и способы адресации, разработка которых выполняется на микропрограммном уровне с отладкой на кроссистеме уточняется преподавателем.

Объем работы по курсу

1. Расчетная часть

Спроектировать структурную схему процессора; функциональную организацию его блоков; форматы микрокоманд; схемы алгоритмов выполнения заданного набора команд и диаграммы микропрограммной логики, реализующие определенную часть разработанного алгоритма; таблицы "прошивки" памяти микропрограмм; принципиальные схемы одного из блоков; расчет времени выполнения отдельной операции в процессоре, а также выполнить тестирование разработанных микропрограмм на кросс-системе

2. Графическая часть

1. Схема алгоритма работы процессора

2. Схемы ДМЛ отдельных операций

3. Экспериментальная часть

Отладка Микропрограмм в кроссистеме

Срок выполнения проекта по разделам

Этап	Контрольный срок (недели)
1. Получение задания	4
2. Системная проработка проекта	5
3. Разработка алгоритмов	8
4. Разработка ДМЛ	10
5. Отладка микропрограмм	12
6. Разработка принципиальных схем	13
7. Оформление пояснительной записки	13
8. Защита проекта	15

Дата выдачи задания "21" марта 2023 г.

Дата защиты проекта "___" _____

Руководитель _____ Коннов Н.Н.

Задание получил "21" марта 2023 г.

Студент _____ Мартынов Н.В.

Содержание

Список используемых сокращений 3
Введение 4
1 Форматы команд и данных процессора 5
1.1 Форматы команд 5
1.2 Способы адресации 8
2 Описание алгоритма работы процессора при выполнении заданных команд. 12
2.1 Команда ADD 14
2.2 Команда BHI 15
2.3 Команда SEC 16
3 Листинг микропрограммы 17
4 Протокол отладки 19
Заключение 40
Литература 41
Приложение А. Главная схема алгоритма 42
Приложение Б. Диаграммы микропрограммной логики 43