МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ РОССИЙСКОЙ ФЕДЕРАЦИИ ПЕНЗЕНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

Кафедра «Вычислительная техника»

Курсовая работа

по дисциплине «Теория недетерминированных автоматов»

на тему «Устройство синхронизации параллельных процессов»

ПГУ 2.09.05.01.09.001 ПЗ

Специальность 09.05.01 «Применение и эксплуатация автоматизированных систем специального назначения»
Специализация «Эксплуатация вычислительных машин, комплексов, систем и сетей специального назначения»

Выполнил: студент группы 20ВОЭ1

_____ Голышев А.А.

Руководитель к.т.н, профессор кафедры ВТ

_____ Бикташев Р.А.

Работа защищена с оценкой Отлично

Преподаватели _____

_____

_____

Дата защиты _____

2024

ПЕНЗЕНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

Факультет Вычислительной техники

Кафедра "Вычислительная техника"

"УТВЕРЖДАЮ"

Зав. кафедрой ВТ_____

«____»_____2024г

Задание на курсовой проект

Кафедра: ВЫЧИСЛИТЕЛЬНАЯ ТЕХНИКА

ЗАДАНИЕ9

на курсовое проектирование по курсу

Теория недетерминированных автоматов

Студенту Голышеву Александру Андреевичу Группа 20ВОЭ1

Тема проекта: Устройство синхронизации параллельных процессов

Исходные данные:

Устройство предназначено для синхронизации параллельных взаимодействующих процессов, обеспечивающего доступ к общему ресурсу на основе критических интервалов, являющегося компонентой управления ресурсами ядра многопроцессорной операционной системы.

Задание представляет собой программу для проведения исследований устройства синхронизации процессов на функциональной модели, реализованной на языке VHDL.

Пример задания:

№ процесса	Наличие заявок в i-х процессах $x^{j}_{з,i}$					Условная запись последовательности заявок
	$x^{1}_{з,i}$	$x^{2}_{з,i}$	$x^{3}_{з,i}$	$x^{4}_{з,i}$	$x^{5}_{з,i}$	
$i=1$ 4	1	1	1	0	1	13
$i=2$ 3	1	0	1	0	1	5
$i=3$ 2	1	0	1	1	0	6
$i=4$ 1	1	1	0	1	0	10
$i=5$ 0	1	1	0	1	1	11

Программа исследований состоит из последовательности запросов от пяти процессов, где i – номер процесса, j- номер запроса в i-м процессе.

1. Расчётная часть

Разработать схему алгоритма и функциональную схему, устройства синхронизации параллельных процессов, описать работу устройства по структурной и функциональной схемам с привлечением схемы алгоритма функционирования устройства, графа НДА, выполнить моделирование устройства на языке VHDL и привести оценку результатов.

2. Графическая часть

Схема алгоритма функционирования устройства – 1 лист формата 3(297*420 мм).

Схема электрическая функциональная устройства – 1 лист формата 3

3. Экспериментальная часть

Моделирование устройства производить с использованием свободно распространяемой версии системы WebPack ISE фирмы Xilinx.

Срок выполнения проекта по разделам - согласно графику выполнения проекта.

Дата выдачи задания 01.03.24 г.

Дата защиты проекта 22.05.24 г.

Руководитель Бикташев Р. А. _____

Задание получил 01.03.24 г.

СтудентГолышев А.А. _____

Реферат

Пояснительная записка содержит 32 листа, 9 рисунков, 6 источников и 2 приложения.

Объектом исследования является аппаратное устройство синхронизации, обеспечивающее доступ к общему ресурсу на основе критических интервалов, являющееся компонентной управления ресурсами ядра многопроцессорной операционной системы.

Цель работы – разработка аппаратного устройства синхронизации, обеспечивающего доступ к общему ресурсу на сонове критических интервалов, являющегося компонентной управления ресурсами ядра многопроцессорной операционной системы.

В результате проделанной работы было разработано аппаратное устройство синхронизации, обеспечивающее доступ к общему ресурсу на основе критических интервалов, являющееся компонентной управления ресурсами ядра многопроцессорной операционной системы.

При разработке использовалась логика недетерменированных автоматов (НДА) и средства функционального моделирования (VHDL).