

*Министерство образования Российской Федерации
Пензенский государственный университет
Кафедра «Вычислительная техника»*

*ПОЯСНИТЕЛЬНАЯ ЗАПИСКА
к курсовому проекту по дисциплине
«ЭВМ и периферийные устройства»
на тему «Процессор универсальной ЭВМ»*

*Выполнил ст. гр. 17ВВ1
Любушин М.К.
Проверил: Кучин А.В.*

Пенза 2020

ПЕНЗЕНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ

Факультет Вычислительной техники

Кафедра "Вычислительная техника"

"УТВЕРЖДАЮ"

Зав. кафедрой ВТ

профессор М.А. Митрохин

« ____ » _____ 20 __ г

ЗАДАНИЕ

на курсовое проектирование по курсу

ЭВМ и периферийные устройства

Студенту Любушину М.К. _____ Группа 17ВВ1 _____

Тема проекта Процессор универсальной ЭВМ (Вариант 3) _____

Исходные данные (технические требования) на проектирование

Цель курсового проектирования:

- изучение принципов работы и методов проектирования процессоров;
- изучение микропроцессорных БИС конкретных серий и выработка навыков
практического проектирования микропроцессорных систем.

Содержанием курсового проектирования является разработка центрального процессора
универсальной ЭВМ на схемотехнической базе микропроцессорного комплекта серии
K1804.

Технические характеристики проектируемого процессора:

- разрядность - 16;
- адресное пространство - 32К слов;
- формат данных - шестнадцатиразрядные целые числа,
- представленные в дополнительном коде;
- система команд -программная совместимость с ЭВМ типа PDP11 ("Электроника-
60"), кроме команд обработки данных в байтовом формате
- система элементов серии K1804, K556, K53Г, K555;
- интерфейс типа "Общая шина" или МПИ.

Команды, алгоритмы которых подлежат разработке : bit,com,beq,jmp,clz,nop,

Способы адресации: 0,2,1,7

Блок процессора, который подлежат разработке в виде ТЗА БОД 8-15 разряды.

Примечание: Команды и способы адресации, разработка которых выполняется на
микропрограммном уровне с отладкой на кроссистеме уточняется преподавателем.

Объем работы по курсу

1. Расчетная часть

Спроектировать структурную схему процессора; функциональную организацию его блоков; форматы микрокоманд; схемы алгоритмов выполнения заданного набора команд и диаграммы микропрограммной логики, реализующие определенную часть разработанного алгоритма; таблицы "прошивки" памяти микропрограмм; принципиальные схемы одного из блоков; расчет времени выполнения отдельной операции в процессоре, а также выполнить тестирование разработанных микропрограмм на кросс-системе

2. Графическая часть

1. Схема алгоритма работы процессора

2. Схемы ДМЛ отдельных операций

3. Экспериментальная часть

Отладка Микропрограмм в кроссистеме

Срок выполнения проекта по разделам

<u>Этап</u>	<u>Контрольный срок (недели)</u>
<u>1. Получение задания</u>	<u>4</u>
<u>2. Системная проработка проекта</u>	<u>5</u>
<u>3. Разработка алгоритмов</u>	<u>8</u>
<u>4. Разработка ДМЛ</u>	<u>10</u>
<u>5. Отладка микропрограмм</u>	<u>12</u>
<u>6. Разработка принципиальных схем</u>	<u>13</u>
<u>7. Оформление пояснительной записки</u>	<u>13</u>
<u>8. Защита проекта</u>	<u>15</u>

Дата выдачи задания “ 06 ” 04.2020

Дата защиты проекта “ 31 ” 05.2020

Руководитель _____ Кучин А.В.

Задание получил “ 06 ” 04 _____ 2020г.

Студент _____ Любушин М.К.

Содержание

Список используемых сокращений.....	2
Введение.....	3
1 Формат команд и данных разрабатываемого процессора.....	4
1.1 Формат команд.....	4
1.2 Формат данных.....	5
2 Структура базовой микроЭВМ.....	6
2.1 Функциональная схема БОД.....	6
3. Описание алгоритма работы процессора при выполнении заданных команд.....	8
4 Листинг микропрограммы.....	13
5 Протокол отладки.....	18
6 Описание принципиальной схемы.....	28
7 Расчет быстродействия процессора.....	29
Заключение.....	31
Литература.....	32

					ПГУЗ.090301.03.001 ПЗ		
Изм.	Лист	№ докум	Подпись	Дата			
Разраб		Людцшин М.К.			Процессор универсальной ЭВМ Пояснительная записка		
Проб		Кучин А.В.					
Н. Контр.							
Утв							
					Литера	Лист	Листов
					у	1	32
					ФВТ, зр.17ВВ1		

Список используемых сокращений

1. БМУ — блок микропрограммного управления
2. БОД — блок обработки данных
3. БР — буферный регистр
4. ВОП — выборка операнда
5. ДВК — дешифрация и выполнение команд
6. ДМЛ — диаграммы микропрограммной логики
7. ЗР — запись результата
8. ЗУ — запоминающее устройство
9. П/П — подпрограмма
10. РК — регистр команд
11. РОН — регистр общего назначения
12. РСП — регистр состояния процессора
13. СК — счетчик команд
14. УС — указатель стека
15. Ур — уровень
16. ФССП — формирование слова состояния процессора

Введение.

Целью курсового проектирования является:

- изучение принципов работы и методов проектирования процессоров.*
- изучение микропроцессорных БИС конкретных серий и выработка навыков практического проектирования микропроцессорных систем*

Содержанием курсового проектирования является разработка центрального процессора универсальной ЭВМ на схемотехнической базе микропроцессорного комплекта серии К1804.

Технические характеристики проектируемого процессора:

- разрядность — 16;*
- адресное пространство — 32К слов;*
- формат данных — шестнадцатиразрядные целые числа;*
- система команд — программная совместимость с ЭВМ типа PDP — 11 («Электроника — 60») (команды BIT, COM, BEQ, JMP, CLZ, NOP);*
- Способы адресации — 0,1,2,7.*
- система элементов серии К1804, К1531, К531, К533, К556;*
- интерфейс типа «Общая шина».*

1. Формат команд и данных разрабатываемого процессора.

1.1 Формат команд

Всю систему команд эмулируемой ЭВМ можно разбить на следующие подгруппы: команды пересылок, арифметические и логические операции, команды вызова и возврата из подпрограмм, команды работы с флагами, прочие команды.

Имеется пять основных уровней кодов. Уровень 1 задается трехбитовым полем (биты 14, 13 и 12); уровень 2 — битом 11 кода команды; уровень 3 — четырех битовым полем (биты 15, 10, 9 и 8); уровень 4 — двух битовым полем (биты 7 и 6); уровень 5 — трех битовым полем (биты 2, 1 и 0).

Дешифрация выполняется последовательно, начиная с уровня 1. Признаком перехода с одного уровня на другой является нулевая комбинация разрядов в соответствующем поле.

Рассмотрим подробнее уровни команд:

Команды уровня 1 — двухадресные. В большинстве из них бит 15 указывает, на какую границу настроен адрес (слова или 8-битового байта в слове). Исключением для уровня 1 является команда SOB, предназначенная для организации циклов. Процедура выборки операндов команды SOB отличается от выборки операндов всех остальных команд уровня 1, поэтому разработчику необходимо предусмотреть на этапе первичной дешифрации выделение этой команды с целью ее выполнения по отдельному алгоритму

Команды уровня 2, в свою очередь подразделяются на два подуровня. Команды уровня 2.1 имеют «полтора адреса» (например, команда JSR), т.е. под адрес первого операнда в формате отводится всего три разряда (для задания номера регистра), а для адреса второго операнда выделяется, как обычно, шесть разрядов. Команды уровня 2.2. — одноадресные команды арифметико-логические группы.

- Уровень 3 — это 15 команд условного перехода.*
- Уровень 4 — команды работы с флагами и возврата из подпрограммы.*
- Уровень 5 — команд общего назначения.*

1.2. Формат данных

Эмулируемая ЭВМ оперирует над данными, представленными в двух основных форматах 16 — разрядное слово и 8 — разрядный байт. Данные рассматриваются как целые числа, старший разряд — знаковый, отрицательные числа представляются в дополнительном коде. Диапазон представления чисел:

–слово (–32768 – 32767);

–байт (–128 – 127).

		Любушин М.К.			ПГУЗ.090301.03.001 ПЗ	Лист
		Кучин А.В.				5
Изм.	Лист	№ докум	Подпись	Дата		

2. Структура базовой микроЭВМ

Для реализации процессора — с заданной системой команд предполагается использовать в качестве базовой микроЭВМ с разрядномодульной организации на БИС серии К1804, построенную по типовой схеме, рекомендованной в [5,6]. Программная модель такой микроЭВМ включена в учебную кросс-систему проектирования микропроцессорных устройств. В состав процессора базовой микроЭВМ входят следующие блоки (рис. 1): блок микропрограммного управления (БМУ), блок обработки данных (БОД) и интерфейсный блок (ИБ) (см. приложение).

БМУ служит для генерации кодов микрокоманд, содержащих поля M1...M15 и для управляющих работой БОД и ИБ. БОД осуществляет обработку информации под управлением полей M1, M5... M14, вырабатываемых в БМУ кодов микрокоманд. По результатам выполнения операций в БОД формируется слово состояния процессора PSW, поступавшее в БМУ. Информация в БМУ и БОД поступает из ИБ по шине данных B1, а с выхода ЗОД в ИБ поступают данные по шине В0 и адрес по шине АДР. Поле M15, код которого поступает из БМУ в ИБ, служит для управления вводом-выводом, при этом осуществляется анализ FLG, вырабатываемых в ИБ.

2.1 Функциональная схема БОД.

В состав БОД входят обрабатывающий узел (ОУ), вентили В1 и В2, входной регистр данных RDI, схема формирования переноса (ФСП) — СО в младший разряд, регистр состояний PSW, выходной регистр данных RDO, регистр адреса MAR, мультиплексоры адреса MSA и MSB, дешифратор DC.

Обрабатывающий узел выполнен на микросхемах К1804BCI и может выполнять все арифметические и логические операции, предусмотренные в данной микросхеме. Выполняемая операция задается девятиразрядным кодом 18–10, который образуется кодами M9, M10, M11. Адреса А и В регистров во внутреннем регистровом ЗУ операционного блока ОУ задаются соответственно кодами M5 и M6, при этом на входы А и В могут поступать как коды M5 и M6, так и разряды 8...6 или 2...0 регистра команд. На вход D операционного узла может подаваться информация с вентилей В1, В2 и регистра RDI, подключение которых к шине D управляется кодом M12. С выхода Y информация может заноситься в RDO или в MAR в соответствии с заданным кодом M14 относится команда, хранящаяся на РК, MS выбирает

нужный сигнал условия из всех поступающих на его вход сигналов и под управлением кодов M2, M3 формирует проверяемый сигнал TST, поступающий в СУА. СУАМ совместно с СУА определяют следующий адрес микрокоманды в соответствии с кодом M4, проверяемым условием TST, а также кодом, приходящим на вход D СУАМ. На вход D СУАМ могут поступать коды M1, младшие или старшие разряды РК. Подключением того или иного кода на шину D управляют сигналы ME и PE. Если ME = 1, PE = 0, то к шине адреса ветвления подключается поле M1, если ME = 0, PE = 1, то подключаются старшие разряды РК, если ME = 1, PE = 1, то подключаются младшие разряды РК. Сигналы CTL, CTE управляют работой счетчика, а также при CTE=CTL=0 задаются нулевой адрес на входе Y схемы СУАМ (переход к микрокоманде с нулевым адресом).

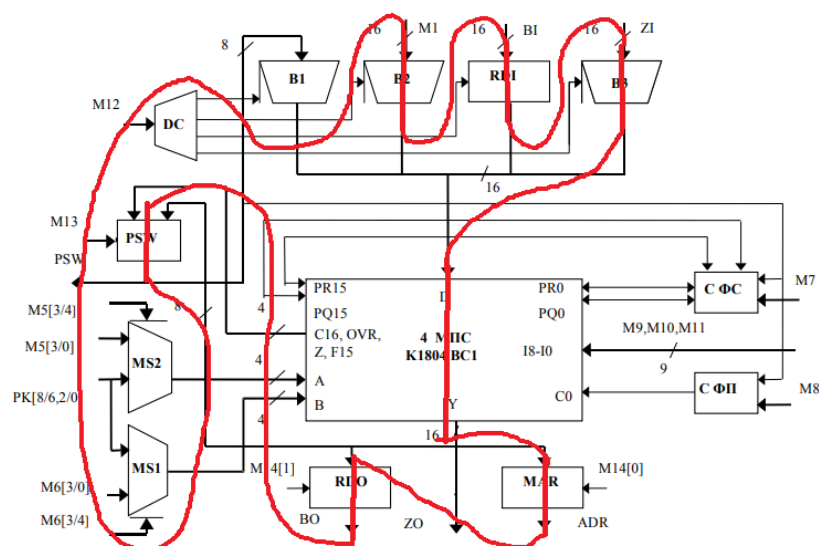


Рис. 1. Функциональная схема БОД

Красным цветом обведена та часть функциональной схемы, которая будет реализована в принципиальной схеме (разряды 8-15).

3 Описание алгоритма работы процессора при выполнения заданных команд

Список и содержание команд приведены в табл. 1. При этом приняты следующие условные обозначения:

1. $()$ – содержимое ячейки или регистра;
2. src – ячейка источник;
3. dst – ячейка приемник;
4. ss, dd – адреса ячеек;
5. xxx – смещение (8 разрядов);
6. $\uparrow\downarrow$ – занесение и извлечение из стека;
7. $\leftarrow$ – пересылка;
8. «+» – изменение флага;
9. «-» – флаг не меняется;

Таблица 1 – Описание команд процессора

Команда	Код	Уровень	Интерпретация	Флаги			
				N	Z	OVR	C
BIT	$.3SSDD$	1	$(src)\&(dst)$	+	+	0	-
COM	$.051DD$	2.2	$(dst)\leftarrow not (dst)$	+	1	0	1
BEQ	$0013XXX$	3	$(CK)\leftarrow (CK)+2XX$ если $Z=1$	-	-	-	-
JMP	$0001NN$	4	$(CK)\leftarrow (dst)$	-	-	-	-
CLZ	000244	4	Очистка Z	-	0	-	-
NOP	000240	5	Нет операции	-	-	-	-

Способы адресации:

0 — прямая регистровая. Содержимое РОН является операндом.

1 — Косвенная регистровая адресация. Содержимое регистра R является адресом операнда.

2 — Прямая автоинкрементная адресация. Регистр R содержит адрес операнда, после обработки которого содержимое регистра R увеличивается на 1, если операнд — байт, и на 2, если операнд — слово.

7 — Косвенная индексация. Вычисленное как сумма смещения и базы число используется как адрес адреса операнда

Разработке алгоритма работы процессора, эмулирующего какую-либо систему команд, должна предшествовать процедура установления соответствия между программно-доступной аппаратурой, базовой и эмулируемой ЭВМ. Например, при эмуляции системы команд ЭВМ типа PDP-11 ("Электроника-60") на микропроцессоре K1804 необходимо установить однозначное соответствие между регистрами общего назначения (РОН) и оговорить правила формирования и хранения признаков в слове состояния процессора. ЭВМ "Электроника-60" имеет восемь программнодоступных регистров общего назначения (РОН), два из которых имеют целевое назначение: R6 — указатель стека, R7 — счетчик команд. Микропроцессор K1804 имеет 16 РОНов той же разрядности, что и "Электроника-60". "Электроника-60" имеет 16-разрядный регистр состояния процессора (РСП), тогда как K1804 имеет 8-разрядный РСП. На основании этой информации разработчик может, например, установить следующее соответствие в табл. 2

Таблица 2 — соответствие между регистрами процессоров

<i>PDP-11</i>	<i>K1804</i>
<i>RO</i>	<i>RO</i>
<i>R1</i>	<i>R1</i>

<i>R2</i>	<i>R2</i>
<i>R3</i>	<i>R3</i>
<i>R4</i>	<i>R4</i>
<i>R5</i>	<i>R5</i>
<i>R6</i>	<i>R6</i>
<i>R7</i>	<i>R7</i>
<i>БР1</i>	<i>R12</i>
<i>БР2</i>	<i>R13</i>
<i>БР3</i>	<i>R14</i>
<i>РК</i>	<i>РК</i>
<i>РСР</i>	<i>R15</i>

Остальные регистры МП К1804 (R9–14) могут быть использованы в этом случае для хранения промежуточных результатов.

Ниже приводится алгоритм работы процессора.

- 1. Вызов подпрограммы инициализации.*
- 2. Пересылка в регистр MAR адреса первой (следующей команды).*
- 3. Вызов подпрограммы чтения данных из памяти.*
- 4. Пересылка прочитанной команды с шины В1 в регистр команд.*
- 5. Увеличение СК на 2.*
- 6. Проверка является ли следующая команда первого уровня. Если да, то следующий шаг 7, в противном случае — 14.*
- 7. Вызов подпрограммы выборки первого операнда. По окончании выполнения подпрограммы первый операнд будет сформирован в БР1.*
- 8. Вызов подпрограммы выборки второго операнда. По окончании выполнения подпрограммы второй операнд будет сформирован в БР2.*

9. Вызов подпрограммы дешифрации и выполнения команд первого уровня.
10. Проверка на сброс. Если в процессор поступил сигнал сброса перейти к шагу 1, в противном случае к шагу 11.
11. Проверка на останов. Если в процессор поступил сигнал останова, то перейти к шагу 11, в противном случае к шагу 12.
12. Проверка на прерывание. Если в процессор поступил сигнал прерывания перейти к шагу 13, в противном случае к шагу 2.
13. Проверка на запрет прерывания. Если прерывания запрещены, то перейти к шагу 2, в противном случае к шагу 14.
14. Вызов подпрограммы обработки прерывания и переход к первому шагу.
15. Проверка, является ли текущая команда командой уровня 2.1. Если да то следующий шаг 16, в противном случае — 17.
16. Вызов подпрограммы дешифрации и выполнения команд уровня 2.1, переход к шагу 10
17. Вызов подпрограммы дешифрации и выполнения команд уровня 2.2. Если да, то следующий шаг 18, в противном случае 20.
18. Вызов подпрограммы выборки второго операнда.
19. Вызов подпрограммы дешифрации и выполнения команд уровня 2.2, переход к шагу 10.
20. Проверка, является ли текущая команда командой уровня 3. Если да, то следующий шаг 21, в противном случае — 22
21. Вызов подпрограммы дешифрации и выполнения команд уровня 3, переход к шагу 10.
22. Проверка является ли текущая команда командой уровня 4. Если да, то следующий шаг 23, в противном случае — 24.
23. Вызов подпрограммы дешифрации и выполнения команд уровня 4, переход к шагу 10.
24. Проверка является ли текущая команда командой уровня 5. Если да, то следующий шаг 25, в противном случае — 11.

25. Проверка является ли текущая команда командой WAIT. Если да то следующий шаг в противном случае — 10.

26. Конец работы.

Алгоритм подпрограммы выборки операндов заключается в определении способа адресации операнда, формирование его адреса, чтение операнда из ЗУ и пересылке операнда в БР.

Алгоритм подпрограммы дешифрации и выполнения команд уровня 1 заключается во вторичной дешифрации команды (определение кода операции команды). Если код операции — 2 (команда CMP) или команда SOB, происходит выполнение операции, формирование РСР, запись результата.

Алгоритм подпрограммы дешифрации и выполнения команд уровня 2.1 заключается во вторичной дешифрации команды.

Алгоритм подпрограммы дешифрации и выполнения команд уровня 2.2 заключается в выборке операнда и вторичной дешифрации команды и, если это команда COM, в инвертировании операнда, формирования ССП и записи результата.

Команды уровня 3 — команды условного перехода. Адрес следующей команды определяется по формуле:

$$A = T + 2XX + 2,$$

где T — адрес команды перехода, XX — значение смещения с учетом знака.

Алгоритм подпрограммы дешифрации и выполнения команд уровня 3 заключается во вторичной дешифрации команды, если это команда BR, в формировании нового СК.

Алгоритм подпрограммы дешифрации и выполнения команд уровня 4 начинается со вторичной дешифрации команд. Если это команда CLV, производится очистка флага V в РСР.

Алгоритм подпрограммы дешифрации и выполнения команд уровня 5 начинается со вторичной дешифрации команд. Если это WAIT, производится ожидания прерывания.

Подпрограммы инициализации, чтения и записи данных в данном проекте не реализованы.

4. Листинг микропрограммы:

Листинг микропрограммы представлен в табл. 3.

Таблица 3 – Листинг микропрограммы.

Addr	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15	Комментарии
1	0	0	0	16	0	0	0	0	0	0	1	0	0	2	0	MAR←СК. Чтение команды
2	0	0	0	16	0	0	0	0	0	0	1	7	0	0	0	РК← команда
3	2	0	0	16	7	7	0	0	5	0	2	2	0	0	0	СК←СК+2
4	11	3	10	3	0	0	0	0	0	0	0	0	0	0	0	Проверка: Ур.1
5	30	1	7	1	0	0	0	0	0	0	1	0	0	0	0	Вызов п/п ВОП1
6	50	1	7	1	0	0	0	0	0	0	1	0	0	0	0	Вызов п/п ВОП2
7	70	1	7	1	0	0	0	0	0	0	1	0	0	0	0	Вызов п/п ДВК ур.1
10	1000	1	7	1	0	0	0	0	0	0	1	0	0	0	0	Переход по адресу 1000
11	14	3	11	3	0	0	0	0	0	0	0	0	0	0	0	Проверка: Ур.3.
12	300	1	7	16	0	0	0	0	0	0	1	0	0	0	0	Вызов п/п ДВК ур. 3. Заглушка
13	1000	1	7	1	0	0	0	0	0	0	1	0	0	0	0	Переход по адресу 1000
25	1001	1	7	1	0	0	0	0	0	0	1	0	0	0	0	Переход по адресу 1001
30	361	1	7	2	0	0	0	0	0	0	0	1	0	0	0	П/п ВОП1. Дешифрация. Переходы: 361,363...377
35	40	3	12	3	0	0	0	0	0	0	0	0	0	0	0	Проверка: Ур.2.1.
36	0	1	7	16	0	0	0	0	0	0	1	0	0	0	0	Вызов п/п ДВК ур.2.1. Заглушка
37	1000	1	7	1	0	0	0	0	0	0	1	0	0	0	0	Переход по адресу 1000
40	45	3	13	3	0	0	0	0	0	0	0	0	0	0	0	Проверка: Ур.2.2.

Таблица 3 Продолжение

41	0	1	7	16	0	0	0	0	0	0	1	0	0	0	0	Вызов п/п ДВК ур.2.2. Заглушка
42	1000	1	7	16	13	0	0	0	5	4	1	2	1	0	0	Переход по адресу 1000
45	55	3	14	3	0	0	0	0	0	0	0	0	0	0	0	Проверка: Ур 4..
46	305	1	7	16	0	0	0	0	0	0	1	0	0	0	0	Вызов п/п ДВК ур.4. Переход: 305
47	1000	1	7	1	0	0	0	0	0	0	1	0	0	0	0	Переход по адресу 1000
55	25	3	15	3	0	0	0	0	0	0	0	0	0	0	0	Проверка: Ур 5..
56	0	1	7	16	0	0	0	0	0	0	1	0	0	0	0	Вызов п/п ДВК ур.5. Заглушка
57	1000	1	7	1	0	0	0	0	0	0	1	0	0	0	0	Переход по адресу 1000
50	1307	1	7	6	0	0	0	0	0	0	1	0	0	0	0	П/п ВОП2. Дешифрация. Переходы: 1307, 1317,1337,1367
70	617	1	7	2	0	0	0	0	0	0	1	0	0	0	0	П/п ДВК Ур1. Дешифрация. Переход: 617,637...677
120	122	3	17	3	20	0	0	0	4	3	0	0	0	0	0	П/п ЗР. Проверка адресации
121	0	1	7	12	13	20	0	0	4	0	2	0	0	0	0	П/п ЗР. Выполнение, Адресация 0
122	0	1	7	12	13	0	0	0	4	0	1	0	0	1	0	П/п ЗР. Выполнение, Адресация не 0
305	100	1	7	16	0	12	0	0	7	0	2	4	0	0	0	П/п ДВК Ур4 Выполнение команды JMP
306	100	1	7	16	12	12	0	0	5	4	1	2	1	0	0	
307	1000	0	2	12	12	12	0	0	5	4	0	2	0	0	0	
310	0	1	7	16	20	7	0	0	4	0	2	0	0	0	0	
311	50	1	7	1	0	0	0	0	0	0	1	0	0	0	0	
312	70	1	7	12	0	0	0	0	0	0	1	0	0	0	0	

Таблица 3 Продолжение

361	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП1 Адресация 0. Заглушка
363	500	1	7	3	30	0	0	0	4	0	1	0	0	2	0	П/п ВОП1 Адресация 1. Переход на 410
365	0	1	7	0	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП1 Адресация 2. Переход на 400
367	0	1	7	0	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП1 Адресация 3. Заглушка
371	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП1 Адресация 4. Заглушка
373	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП1 Адресация 5. Заглушка
375	502	1	7	3	7	7	0	0	4	0	1	0	0	2	0	П/п ВОП1 Адресация 6. Заглушка
377	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП1 Адресация 7. Заглушка
400	0	1	7	16	0	0	0	0	0	0	1	6	0	3	0	П/п ВОП1 Получение операнда в БР1. Адресация 2
401	2	1	7	16	30	20	0	0	5	0	2	2	0	3	0	
402	0	1	7	12	0	12	0	0	7	0	2	0	0	3	0	
410	0	1	7	16	0	0	0	0	0	0	1	6	0	3	0	П/п ВОП1 Получение операнда в БР1. Адресация 1
411	0	1	7	12	0	12	0	0	7	0	2	0	0	3	0	
617	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ДВК Ур1 Выполнение операции 0. Заглушка
637	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ДВК Ур1 Выполнение операции 1. Заглушка
657	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ДВК Ур1 Выполнение операции 2. Заглушка
677	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ДВК Ур1 Выполнение операции 3.

Таблица 3 Продолжение

700	0	0	0	16	14	14	0	0	7	0	3	3	0	3	0	П/п ДВК Ур1 ФССП
701	1777 76	0	0	16	10	14	0	0	5	4	3	2	0	3	0	
702	1777 61	0	0	16	15	15	0	0	5	4	3	2	0	3	0	
703	0	0	0	16	14	15	0	0	1	3	3	0	0	3	0	
704	1777 76	0	0	12	15	15	0	0	5	4	3	0	0	3	0	П/п ДВК Ур1 Конец
717	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ДВК Ур1. Выполнение операции 4. Заглушка
737	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ДВК Ур1. Выполнение операции 5. Заглушка
757	0	1	7	16	14	13	0	1	1	1	2	0	1	0	0	П/п ДВК Ур1. Выполнение операции 6.
777	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ДВК Ур1. Выполнение операции 7. Заглушка
1000	1	0	10	3	0	0	0	0	0	0	0	0	0	0	0	Проверка на сброс
1001	1001	0	11	3	0	0	0	0	0	0	0	0	0	0	0	Проверка на останов
1002	1004	0	12	3	0	0	0	0	0	0	0	0	0	0	0	Проверка на прерывание
1003	1010	0	13	3	0	0	0	0	0	0	0	0	0	0	0	Проверка на запрет прерывания
1004	1	1	7	3	0	0	0	0	0	0	0	0	0	0	0	Переход на 1
1010	1004	1	7	3	0	0	0	0	0	0	0	0	0	0	0	П/п обработки прерываний. Заглушка.
1307	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП2. Адресация 0. Заглушка
1317	0	1	7	16	20	0	0	0	4	0	1	0	0	2	0	П/п ВОП2. Получение операнда в БР2. Адресация 1
1320	0	1	7	16	0	0	0	0	0	0	1	6	0	0	0	
1321	0	1	7	12	0	14	0	0	7	0	2	0	0	0	0	
1327	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП2. Получение операнда в БР2. Адресация 2
1330	0	1	7	16	0	0	0	0	0	0	1	6	0	3	0	
1331	2	1	7	16	20	20	0	0	5	0	2	2	0	3	0	
1332	0	1	7	12	0	13	0	0	7	0	2	0	0	3	0	

Таблица 3 Продолжение

1337	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП2. Адресация 3. Заглушка
1347	0	1	7	12	0	0	0	0	0	0	0	0	0	0	0	П/п ВОП2. Адресация 4. Заглушка
1357	1	1	7	16	20	20	0	0	5	1	3	2	0	0	0	П/п ВОП2. Адресация 5. Заглушка
1367	0	1	7	16	7	7	0	0	4	0	1	0	0	2	0	П/п ВОП2. Адресация 6. Заглушка
1377	0	1	7	12	0	0	0	0	0	0	0	0	0	0		П/п ВОП2. Адресация 7. Заглушка

5 Протокол отладки

Выполняемая программа представлена в, исходные данные и предполагаемые результаты в

Таблица 4 – Тестирующая программа для моделирования

№ команды	Мнемоника	Код	Комментарии
1	BIT @X(R2)@X(R3)	031223	Проверка разрядов. Адресация: Операнд 1: Косвенная регистровая Операнд 2: Прямая автоинкрементная
2	JMP	000121	Безусловный переход

Таблица 5 – Предполагаемые результаты выполнения тестирующей программы

Операция	Регистр/Память	До операции	После операции
1	R7	100	102
	R2	200	200
	R3	150	152
	A(200)	4	4
	A(150)	7	7
2	R7	102	300
	R1	300	302

Адрес старта : 1
Адрес окончания моделирования : 0
Количество тактов моделирования : 200
Пошаговое моделирование

R1 = 300 R2 = 200 R3 = 150 R7 = 100 R12 = 0 R13 = 0
R14 = 0 R15 = 0 RK = 0 RDI = 0 RDO = 0 MAR = 0
BI = 31223 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15

1 0 0 0 16 0 0 0 0 0 0 1 0 0 2 0
 Адрес следующей микрокоманды :2 ТАКТ= 1
 R1 = 300 R2 = 200 R3 = 150 R7 = 100 R12 = 0 R13 = 0
 R14 = 0 R15 = 0 RK = 0 RDI = 0 RDO = 0 MAR = 0
 BI = 31223 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 2 0 0 0 16 0 0 0 0 0 0 1 7 0 0 0
 Адрес следующей микрокоманды :3 ТАКТ= 2
 R1 = 300 R2 = 200 R3 = 150 R7 = 100 R12 = 0 R13 = 0
 R14 = 0 R15 = 0 RK = 31223 RDI = 31223 RDO = 0 MAR = 0
 BI = 31223 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 3 2 0 0 16 7 7 0 0 5 0 2 2 0 0 0
 Адрес следующей микрокоманды :4 ТАКТ= 3
 R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 0 R13 = 0
 R14 = 0 R15 = 0 RK = 31223 RDI = 31223 RDO = 0 MAR = 0
 BI = 31223 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 4 11 3 10 3 0 0 0 0 0 0 0 0 0 0 0
 Адрес следующей микрокоманды :5 ТАКТ= 4
 R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 0 R13 = 0
 R14 = 0 R15 = 0 RK = 31223 RDI = 31223 RDO = 0 MAR = 0
 BI = 31223 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 5 30 1 7 1 0 0 0 0 0 0 1 0 0 0 0
 Адрес следующей микрокоманды :30 ТАКТ= 5
 R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 0 R13 = 0
 R14 = 0 R15 = 0 RK = 31223 RDI = 31223 RDO = 0 MAR = 0
 BI = 31223 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 30 361 1 7 2 0 0 0 0 0 0 1 0 0 2 0
 Адрес следующей микрокоманды :363 ТАКТ= 6
 R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 0 R13 = 0
 R14 = 0 R15 = 0 RK = 31223 RDI = 31223 RDO = 0 MAR = 0
 BI = 31223 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 363 410 1 7 3 30 7 0 0 4 0 1 0 0 2 0
 Адрес следующей микрокоманды :410 ТАКТ= 7
 R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 0 R13 = 0
 R14 = 0 R15 = 0 RK = 31223 RDI = 31223 RDO = 0 MAR = 200

BI = 31223 PSW = 0 FLG = 0

Addr	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
410	0	1	7	16	0	0	0	0	0	0	1	6	0	3	0

Адрес следующей микрокоманды :411 ТАКТ= 8

R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 0 R13 = 0

R14 = 0 R15 = 0 RK = 31223 RDI = 4 RDO = 0 MAR = 200

BI = 4 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15

411	0	1	7	12	0	12	0	0	7	0	2	0	0	3	0
-----	---	---	---	----	---	----	---	---	---	---	---	---	---	---	---

Адрес следующей микрокоманды :6 ТАКТ= 9

R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 4 R13 = 0

R14 = 0 R15 = 0 RK = 31223 RDI = 4 RDO = 0 MAR = 200

BI = 4 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15

6	50	1	7	1	0	0	0	0	0	0	1	0	0	0	0
---	----	---	---	---	---	---	---	---	---	---	---	---	---	---	---

Адрес следующей микрокоманды :50 ТАКТ= 10

R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 4 R13 = 0

R14 = 0 R15 = 0 RK = 31223 RDI = 4 RDO = 0 MAR = 200

BI = 4 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15

50	1307	1	7	6	0	0	0	0	0	0	1	0	0	3	0
----	------	---	---	---	---	---	---	---	---	---	---	---	---	---	---

Адрес следующей микрокоманды :1327 ТАКТ= 11

R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 4 R13 = 0

R14 = 0 R15 = 0 RK = 31223 RDI = 4 RDO = 0 MAR = 200

BI = 4 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15

1327	0	1	7	16	20	7	0	0	4	0	1	0	0	2	0
------	---	---	---	----	----	---	---	---	---	---	---	---	---	---	---

Адрес следующей микрокоманды :1330 ТАКТ= 12

R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 4 R13 = 0

R14 = 0 R15 = 0 RK = 31223 RDI = 4 RDO = 0 MAR = 150

BI = 4 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15

1330	0	1	7	16	0	0	0	0	0	0	1	6	0	3	0
------	---	---	---	----	---	---	---	---	---	---	---	---	---	---	---

Адрес следующей микрокоманды :1331 ТАКТ= 13

R1 = 300 R2 = 200 R3 = 150 R7 = 102 R12 = 4 R13 = 0

R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR = 150

BI = 7 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15

1331	2	1	7	16	20	20	0	0	5	0	2	2	0	3	0
------	---	---	---	----	----	----	---	---	---	---	---	---	---	---	---

Адрес следующей микрокоманды :1332 ТАКТ= 14

R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 = 0

0
R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR =
150
BI = 7 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
1332 0 1 7 12 0 13 0 0 7 0 2 0 0 3 0
Адрес следующей микрокоманды :7 ТАКТ= 15
R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 =
7
R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR =
150
BI = 7 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
7 70 1 7 1 0 0 0 0 0 1 0 0 0 0
Адрес следующей микрокоманды :70 ТАКТ= 16
R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 =
7
R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR =
150
BI = 7 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
70 617 1 7 2 0 0 0 0 0 1 0 0 3 0
Адрес следующей микрокоманды :677 ТАКТ= 17
R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 =
7
R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR =
150
BI = 7 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
677 0 1 7 16 12 13 0 0 1 4 1 0 2 3 0
Адрес следующей микрокоманды :700 ТАКТ= 18
R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 =
7
R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR =
150
BI = 7 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
700 0 0 0 16 14 14 0 0 7 0 3 3 0 3 0
Адрес следующей микрокоманды :701 ТАКТ= 19
R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 =
7
R14 = 1 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR =
150
BI = 7 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
701 177776 0 0 16 10 14 0 0 5 4 3 2 0 3 0
Адрес следующей микрокоманды :702 ТАКТ= 20
R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 =
7
R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR =
150
BI = 7 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15

Людшин М.К.

Кучин А.В.

ПГУЗ.090301.03.001 ПЗ

Лист

21

Изм. Лист № докум Подпись Дата

702 177761 0 0 16 15 15 0 0 5 4 3 2 0 3 0
 Адрес следующей микрокоманды :703 ТАКТ= 21
 R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 = 7
 R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR = 150
 BI = 7 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 703 0 0 0 16 14 15 0 0 1 3 3 0 0 3 0
 Адрес следующей микрокоманды :704 ТАКТ= 22
 R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 = 7
 R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR = 150
 BI = 7 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 704 177776 0 0 12 15 15 0 0 5 4 3 0 0 3 0
 Адрес следующей микрокоманды :10 ТАКТ= 23
 R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 = 7
 R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR = 150
 BI = 7 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 10 1000 1 7 3 0 0 0 0 0 0 1 0 0 0 0
 Адрес следующей микрокоманды :1000 ТАКТ= 24
 R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 = 7
 R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR = 150
 BI = 7 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 1000 1 0 10 3 0 0 0 0 0 0 0 0 0 0 0
 Адрес следующей микрокоманды :1001 ТАКТ= 25
 R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 = 7
 R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR = 150
 BI = 7 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 1001 1001 0 11 3 0 0 0 0 0 0 0 0 0 0 0
 Адрес следующей микрокоманды :1002 ТАКТ= 26
 R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 = 7
 R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR = 150
 BI = 7 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 1002 1004 1 12 3 0 0 0 0 0 0 0 0 0 0 0
 Адрес следующей микрокоманды :1004 ТАКТ= 27
 R1 = 300 R2 = 200 R3 = 152 R7 = 102 R12 = 4 R13 = 7
 R14 = 0 R15 = 0 RK = 31223 RDI = 7 RDO = 0 MAR = 150

BI	=	7	PSW	=	1	FLG	=	0								
Addr		M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
1004		1	1	7	3	0	0	0	0	0	0	0	0	0	0	0
Адрес	следующей	микрокоманды				:1	ТАКТ=	28								
R1	=	300	R2	=	200	R3	=	152	R7	=	102	R12	=	4	R13	=
7		R14	=	0	R15	=	0	RK	=	31223	RDI	=	7	RDO	=	0
150		BI	=	7	PSW	=	1	FLG	=	0						
Addr		M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
1		0	0	0	16	0	0	0	0	0	0	1	0	0	2	0
Адрес	следующей	микрокоманды				:2	ТАКТ=	29								
R1	=	300	R2	=	200	R3	=	152	R7	=	102	R12	=	4	R13	=
7		R14	=	0	R15	=	0	RK	=	31223	RDI	=	7	RDO	=	0
0		BI	=	121	PSW	=	1	FLG	=	0						
Addr		M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
2		0	0	0	16	0	0	0	0	0	0	1	7	0	0	0
Адрес	следующей	микрокоманды				:3	ТАКТ=	30								
R1	=	300	R2	=	200	R3	=	152	R7	=	102	R12	=	4	R13	=
7		R14	=	0	R15	=	0	RK	=	121	RDI	=	121	RDO	=	0
0		BI	=	121	PSW	=	1	FLG	=	0						
Addr		M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
3		2	0	0	16	7	7	0	0	5	0	2	2	0	0	0
Адрес	следующей	микрокоманды				:4	ТАКТ=	31								
R1	=	300	R2	=	200	R3	=	152	R7	=	104	R12	=	4	R13	=
7		R14	=	0	R15	=	0	RK	=	121	RDI	=	121	RDO	=	0
0		BI	=	121	PSW	=	1	FLG	=	0						
Addr		M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
4		11	3	10	3	0	0	0	0	0	0	0	0	0	0	0
Адрес	следующей	микрокоманды				:11	ТАКТ=	32								
R1	=	300	R2	=	200	R3	=	152	R7	=	104	R12	=	4	R13	=
7		R14	=	0	R15	=	0	RK	=	121	RDI	=	121	RDO	=	0
0		BI	=	121	PSW	=	1	FLG	=	0						
Addr		M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
11		35	3	13	3	0	0	0	0	0	0	1	0	0	0	0
Адрес	следующей	микрокоманды				:35	ТАКТ=	33								
R1	=	300	R2	=	200	R3	=	152	R7	=	104	R12	=	4	R13	=
7		R14	=	0	R15	=	0	RK	=	121	RDI	=	121	RDO	=	0
0		BI	=	121	PSW	=	1	FLG	=	0						
Addr		M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
35		40	3	11	3	0	0	0	0	0	0	1	0	0	0	0
Адрес	следующей	микрокоманды				:40	ТАКТ=	34								
R1	=	300	R2	=	200	R3	=	152	R7	=	104	R12	=	4	R13	=

7
R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
0
BI = 121 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
40 45 3 12 3 0 0 0 0 0 1 0 0 0 0
Адрес следующей микрокоманды :45 ТАКТ= 35
R1 = 300 R2 = 200 R3 = 152 R7 = 104 R12 = 4 R13 =
7
R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
0
BI = 121 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
45 55 3 14 3 0 0 0 0 0 1 0 0 0 0
Адрес следующей микрокоманды :46 ТАКТ= 36
R1 = 300 R2 = 200 R3 = 152 R7 = 104 R12 = 4 R13 =
7
R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
0
BI = 121 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
46 305 1 7 1 0 0 0 0 0 1 0 0 0 0
Адрес следующей микрокоманды :305 ТАКТ= 37
R1 = 300 R2 = 200 R3 = 152 R7 = 104 R12 = 4 R13 =
7
R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
0
BI = 121 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
305 100 1 7 16 0 12 0 0 7 0 2 4 0 0
Адрес следующей микрокоманды :306 ТАКТ= 38
R1 = 300 R2 = 200 R3 = 152 R7 = 104 R12 = 121 R13 =
7
R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
0
BI = 121 PSW = 1 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
306 100 1 7 16 12 12 0 0 5 4 1 2 1 0
Адрес следующей микрокоманды :307 ТАКТ= 39
R1 = 300 R2 = 200 R3 = 152 R7 = 104 R12 = 121 R13 =
7
R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
0
BI = 121 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
307 1000 0 2 12 12 12 0 0 5 4 0 2 0 0
Адрес следующей микрокоманды :310 ТАКТ= 40
R1 = 300 R2 = 200 R3 = 152 R7 = 104 R12 = 121 R13 =
7
R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
0
BI = 121 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15

310 0 1 7 16 20 7 0 0 4 0 2 0 0 0 0
 Адрес следующей микрокоманды :311 ТАКТ= 41
 R1 = 300 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 =
 7
 R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
 0
 BI = 121 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 311 50 1 7 1 0 0 0 0 0 1 0 0 0 0
 Адрес следующей микрокоманды :50 ТАКТ= 42
 R1 = 300 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 =
 7
 R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
 0
 BI = 121 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 50 1307 1 7 6 0 0 0 0 0 1 0 0 3 0
 Адрес следующей микрокоманды :1327 ТАКТ= 43
 R1 = 300 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 =
 7
 R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
 0
 BI = 121 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 1327 0 1 7 16 20 7 0 0 4 0 1 0 0 2 0
 Адрес следующей микрокоманды :1330 ТАКТ= 44
 R1 = 300 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 =
 7
 R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
 300
 BI = 121 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 1330 0 1 7 16 0 0 0 0 0 0 1 6 0 3 0
 Адрес следующей микрокоманды :1331 ТАКТ= 45
 R1 = 300 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 =
 7
 R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
 300
 BI = 121 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 1331 2 1 7 16 20 20 0 0 5 0 2 2 0 3 0
 Адрес следующей микрокоманды :1332 ТАКТ= 46
 R1 = 302 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 =
 7
 R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
 300
 BI = 121 PSW = 0 FLG = 0

Addr M1 M2 M3 M4 M5 M6 M7 M8 M9 M10 M11 M12 M13 M14 M15
 1332 0 1 7 12 0 13 0 0 7 0 2 0 0 3 0
 Адрес следующей микрокоманды :312 ТАКТ= 47
 R1 = 302 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 =
 121
 R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR =
 300

BI = 121 PSW = 0 FLG = 0

Addr	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
312	70	1	7	12	0	0	0	0	0	0	1	0	0	0	0

Адрес следующей микрокоманды :47 ТАКТ= 48

R1 = 302 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 = 121

R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR = 300

BI = 121 PSW = 0 FLG = 0

Addr	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
47	1000	1	0	1	0	0	0	0	0	0	1	0	0	0	0

Адрес следующей микрокоманды :1000 ТАКТ= 49

R1 = 302 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 = 121

R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR = 300

BI = 121 PSW = 0 FLG = 0

Addr	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
1000	1	0	10	3	0	0	0	0	0	0	0	0	0	0	0

Адрес следующей микрокоманды :1001 ТАКТ= 50

R1 = 302 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 = 121

R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR = 300

BI = 121 PSW = 0 FLG = 0

Addr	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
1001	1001	0	11	3	0	0	0	0	0	0	0	0	0	0	0

Адрес следующей микрокоманды :1002 ТАКТ= 51

R1 = 302 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 = 121

R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR = 300

BI = 121 PSW = 0 FLG = 0

Addr	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
1002	1004	1	12	3	0	0	0	0	0	0	0	0	0	0	0

Адрес следующей микрокоманды :1004 ТАКТ= 52

R1 = 302 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 = 121

R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR = 300

BI = 121 PSW = 0 FLG = 0

Addr	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
1004	1	1	7	3	0	0	0	0	0	0	0	0	0	0	0

Адрес следующей микрокоманды :1 ТАКТ= 53

R1 = 302 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 = 121

R14 = 0 R15 = 0 RK = 121 RDI = 121 RDO = 0 MAR = 300

BI = 121 PSW = 0 FLG = 0

Addr	M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	M11	M12	M13	M14	M15
1	0	0	0	16	0	0	0	0	0	0	1	0	0	2	0

Адрес следующей микрокоманды :2 ТАКТ= 54

R1 = 302 R2 = 200 R3 = 152 R7 = 300 R12 = 121 R13 =

121
R14 = 0 R15 = 0 RK = 121 RD

6 Описание принципиальной схемы.

Для реализации по заданию была выделена часть блока обработки данных, разряды 8–15.

Операционный узел выполнен на базе двух микросхем K1804BC1 и может выполнять все арифметические и логические операции, предусмотренные в данном устройстве. Выполняемая операция задается 9— разрядным кодом, 18–10, который поступает с контактов разъема A17–A25.

На входы A0–A3, B0–B3 операционного узла поступают адреса регистров внутренней памяти, выборка которых осуществляется в мультиплексорах DD1–DD4, которые реализуют мультиплексоры адреса MSA и MSB.

Микросхема DD5 отвечает за разряды 8–11. На входы D0–D3 данной микросхемы поступают данные из микросхем DD13, DD14 после дешифрации DD6 на основе сигналов, поступающих с контакта разъема B5–B7 (поле M12). Результат операции с выходной шины Y8–Y11 заносятся в регистры DD11 (MAR) или DD12 (RDO) в зависимости от заданного кода M14 (контакты B18–B19).

Микросхема DD15 отвечает за разряды 12–15. На входы D0–D3 данной микросхемы поступают данные из микросхем DD22, DD23 после дешифрации DD6 на основе сигналов, поступающих с контакта разъема B5–B7 (поле M12). Результат операции с выходной шины Y12–Y15 заносятся в регистры DD20 (MAR) или DD21 (RDO) в зависимости от заданного кода M14 (контакты B18–B19).

Управление РСР (PSW) реализовано для поля M13 со значением 3 (загрузка PSW с шины Y).

7 Расчет быстродействия процессора

Для расчета временных параметров БОД следует учитывать его структуру.

4 микропроцессорных секции K1804BC1, входной регистр данных (RDI), выходной регистр данных (RDO) и регистр состояния (PSW), мультиплексоры схем формирования сдвигов, схема формирования переноса.

Для рассматриваемой схемы все операции при расчете временных параметров можно разбить следующим образом:

- 1) логические и арифметические;
- 2) со сдвигом и без сдвига.

Для операций определяются максимальный путь прохождения информации. На основании задержек элементов через которые проходит информация по максимальному пути можно рассчитать быстродействие процессора.

Операции включают в себя задержку чтения (из РМК БМЧ), $t_{PMK} = 11 \text{ нс}$ (K531IP23). [5]

Задержка дешифратора, с помощью которого выбираются шинные формователи или RDI, $t_{DC} = 20 \text{ нс}$ (K531ID7). [5]

Задержка шинных формователей, через которые на входы D поступает информация, $t_{шф} = 20 \text{ нс}$ (K531ID7). [5]

Задержка выполнения операции в МПС и формирования сигналов переноса, $t_{bc} = 100 + 15 = 115 \text{ нс}$. [5]

Задержка срабатывания мультиплексоров схемы формирования сдвигов $t_{сфс} = 12 \text{ нс}$. [5]

Задержка формирования PSW $t_{PSW} = 20 \text{ нс}$ (K531IP23). [5]

Время предустановки $t_{np} = 7 \text{ нс}$. [5]

В итоге получаем следующее время выполнения операции:

$$t_{оп} = t_{PMK} + t_{DC} + t_{шф} + t_{bc} + t_{сфс} + t_{PSW} + t_{np}$$

$$t_{оп} = 11 + 20 + 20 + 115 + 12 + 29 + 7 = 214 \text{ нс}.$$

При полученной длительности операции можно задать частоту генератора примерной равной 4.67 МГц.

Исходя из полученной длительности машинного такта можно рассчитать время выполнения операций, подсчитав наибольшую длину последовательности микрокоманд, их реализующих и умножить ее на рассчитанную длительность машинного такта.

Прямая регистровая адресация — 1 микрокоманда.

Косвенная регистровая адресация — 3 микрокоманд.

Прямая автоинкрементная адресация — 4 микрокоманд.

Косвенная индексация — 9 микрокоманд.

Запись результата — 2 микрокоманды.

Выполнение команды BIT — максимальное число микрокоманд 35, максимально время выполнения — $35 \cdot 214 = 7490$ нс.

Выполнение команды COM — максимальное число микрокоманд 29, максимально время выполнения — $29 \cdot 214 = 6206$ нс.

Выполнение команды BEQ — максимальное число микрокоманд 12, максимально время выполнения — $12 \cdot 214 = 2568$ нс.

Выполнение команды JMP — максимальное число микрокоманд 11, максимально время выполнения — $11 \cdot 214 = 2354$ нс.

Выполнение команды CLZ — максимальное число микрокоманд 13, максимально время выполнения — $13 \cdot 214 = 2782$ нс.

Выполнение команды NOP — максимальное число микрокоманд 11, максимально время выполнения — $11 \cdot 214 = 2354$ нс.

Заключение.

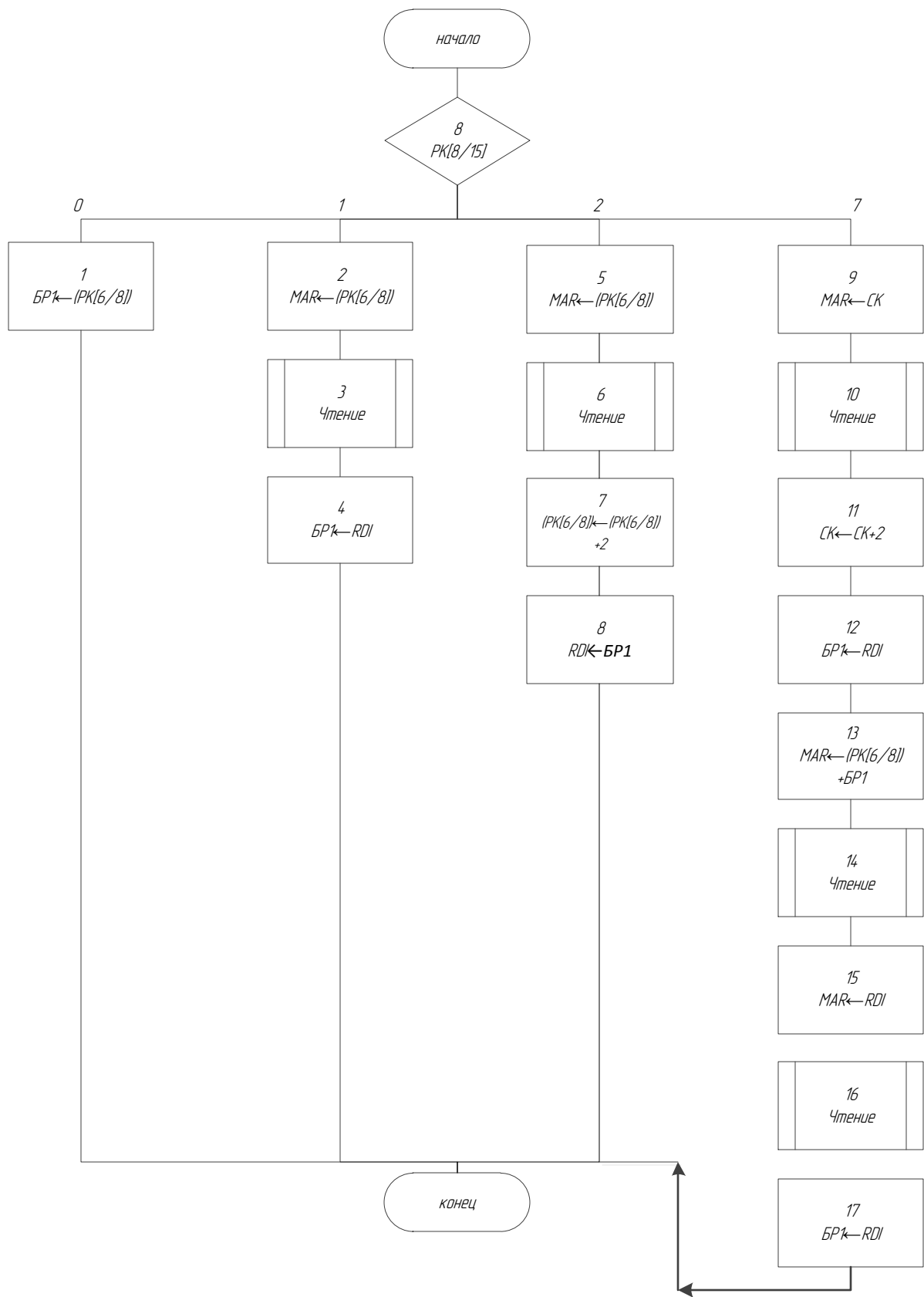
В результате выполнения курсового проекта был разработан процессор универсальной ЭВМ с заданной системой команд на схематической базе МПК 1804.

Разработаны структурная схема ЦП, схемы алгоритмов выполнения команд и их ДМЛ, принципиальная схема части блока обработки данных, рассчитано время выполнения операций, проведена отладка микропрограммы с использованием кросс-системы.

		Любушин М.К.			ПГУЗ.090301.03.001 ПЗ	Лист
		Кучин А.В.				31
Изм.	Лист	№ докум	Подпись	Дата		

Литература.

1. Шило В.Л. Популярныe микросхемы ТТЛ. М.: Арзус, 1993.
2. Калабеков Б.А. Микропроцессоры и их применение в системах передачи и обработки сигналов — М.: Радио и связь, 1985.
3. Коннов Н.Н., Пучков В.Г., Шашков Б.Д. Изучение архитектуры микроЭВМ. Методические указания — Пенза: ППИ, 1985.
4. Гурин Е.И., Коннов Н. Н., Механов В.Б. Проектирование процессора ЭВМ на секционированных микропроцессорах БИС. Методические указания — Пенза: ППИ, 1993.
5. Шило В. Л. Популярныe микросхемы ТТЛ. — М.: Арзус, 1993.



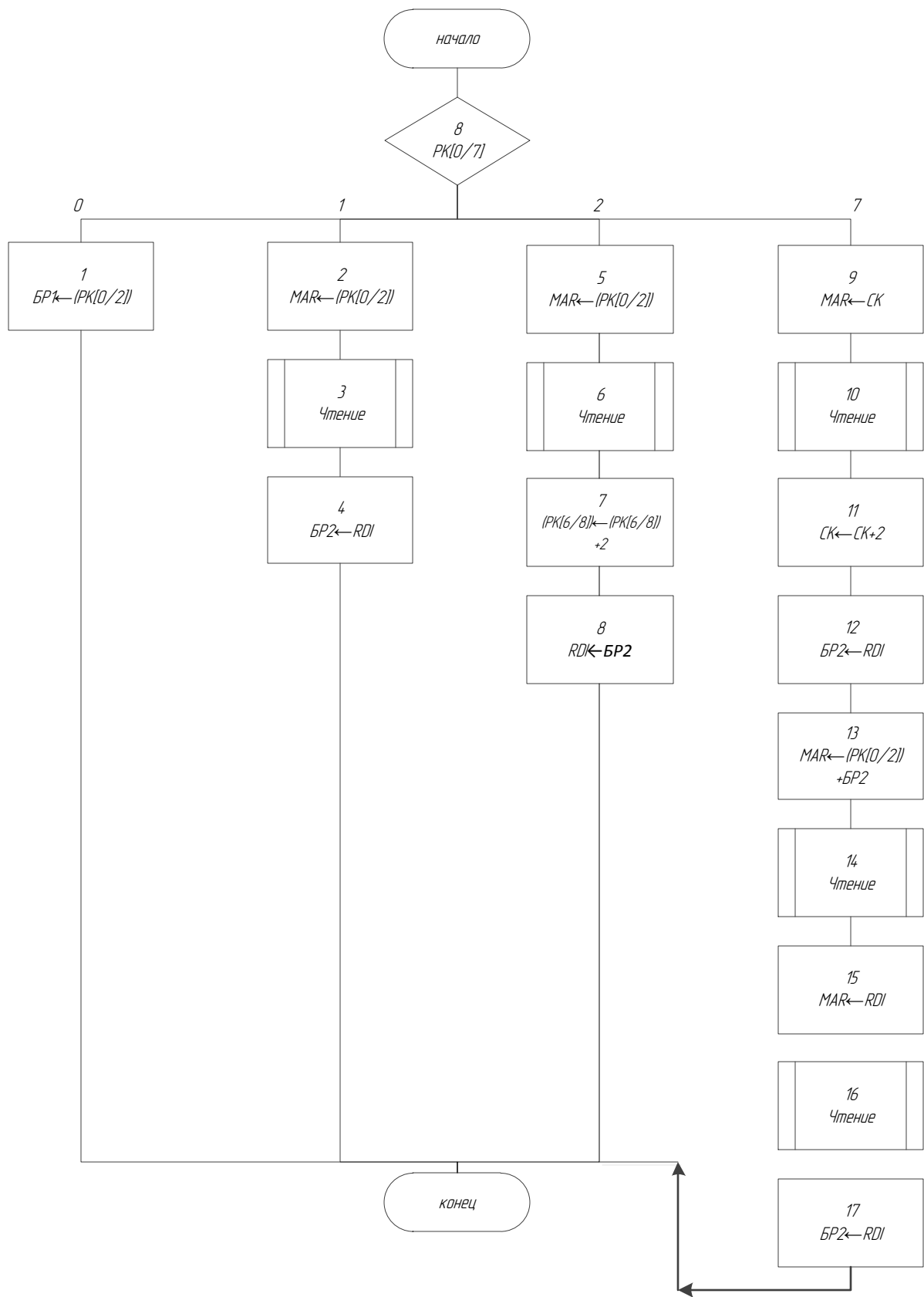
ПГУЗ.090301.03.003 Д7

Процессор универсальной ЭВМ
Подпрограмма выборки первого операнда
Схема алгоритма

Лит.		Масса		Масштаб	
Лист		Листов		1	

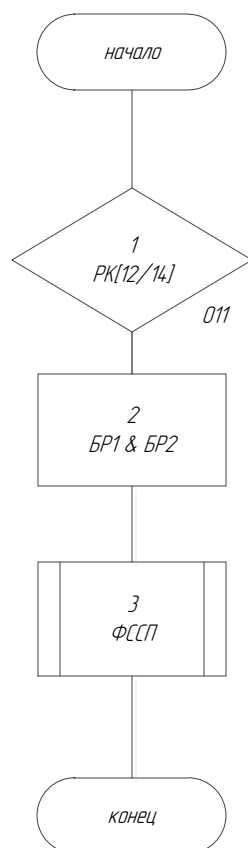
ФВТ, гр. 17ВВ1

Изм	Лист	№ докум.	Подпись	Дата
Разраб.		Людшин М.К.		
Проверил		Кучин А.В.		
Т. Контр.				
Н. Контр.				
Утвердил				

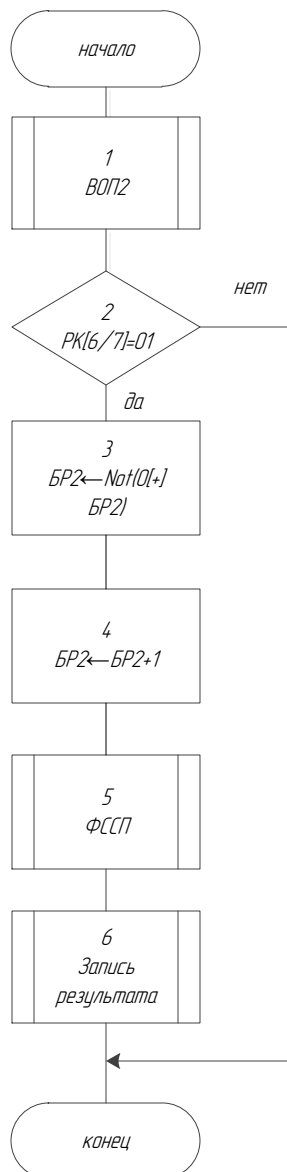


ПГУЗ.090301.03.004 Д7

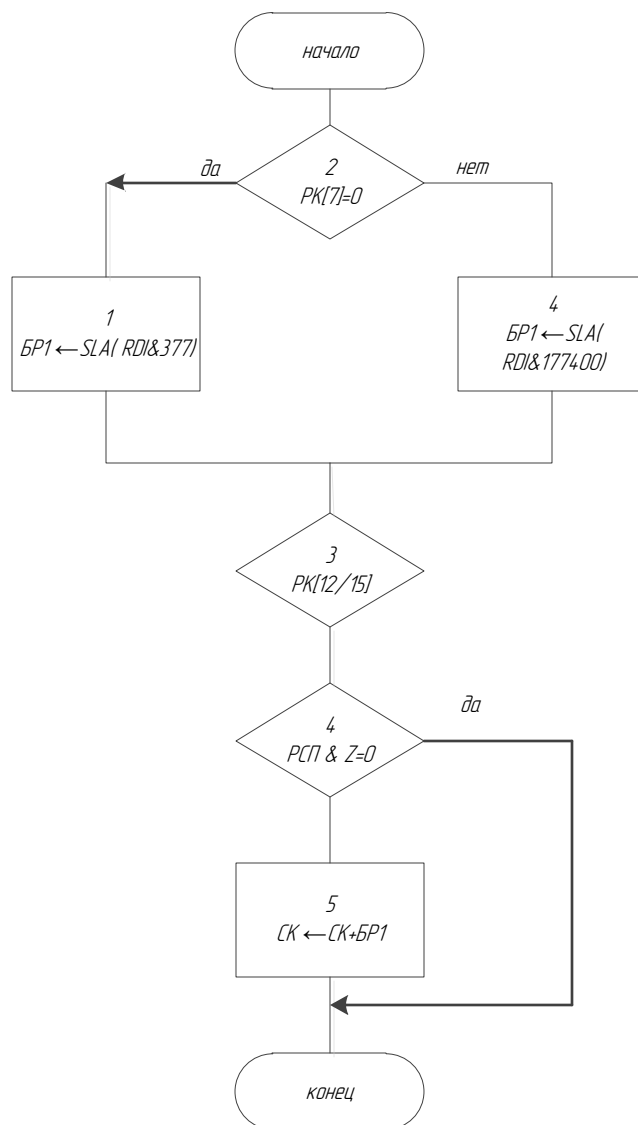
					Лист Масса Масштаб		
Изм	Лист	№ докум.	Подпись	Дата			
Разраб.		Любушин М.К.			Процессор универсальной ЭВМ Подпрограмма выборки второго операнда Схема алгоритма		
Проверил		Кучин А.В.					
Т. Контр.							
Н. Контр.					Лист Листов 1		
Утвердил							
					ФВТ, зр.17ВВ1		



					ПГУЗ.090301.03.005 Д7										
					Процессор универсальной ЭВМ Подпрограмма дешифрации и выполнения команд уровня 1 Схема алгоритма				Лит.		Масса		Масштаб		
Изм	Лист	№ докум.	Подпись	Дата											
Разраб.	Любушин М.К.														
Проверил	Кучин А.В.														
Т. Контр.															
									Лист			Листов		1	
Н. Контр.															
Утвердил									ФВТ, зр.17ВВ1						

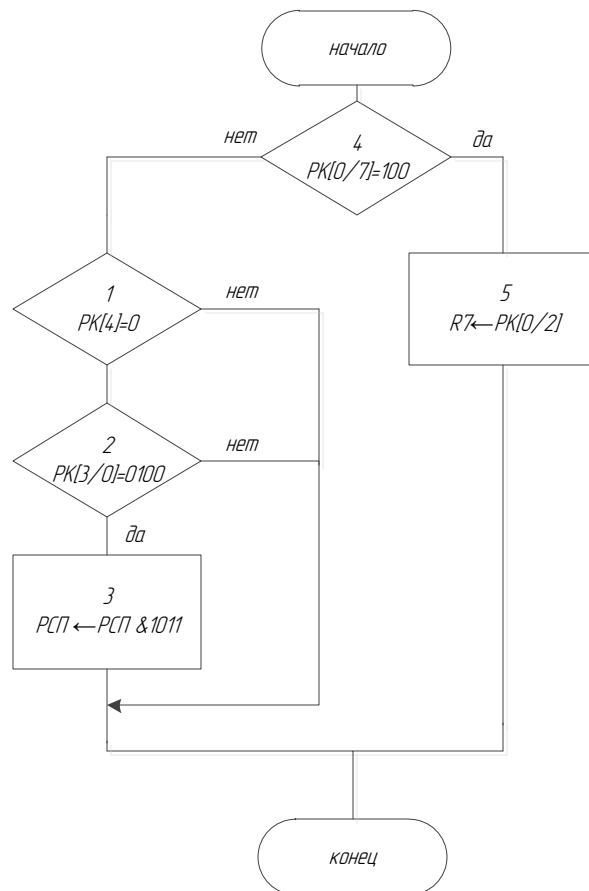


					ПГУЗ.090301.03.006 Д7				
					Процессор универсальной ЭВМ Подпрограмма дешифрации и выполнения команд уровня 2.2 Схема алгоритма	Лит.		Масса	Масштаб
Изм	Лист	№ докум.	Подпись	Дата					
Разраб.		Любушин М.К.							
Проверил		Кучин А.В.							
Т. Контр.									
						Лист		Листов	1
						ФВТ, зр.17ВВ1			
Н. Контр.									
Утвердил									



ПГУЗ.090301.03.007 Д7

					Лит. Масса Масштаб		
Изм	Лист	№ докум.	Подпись	Дата			
Разраб.	Любушин М.К.				Процессор универсальной ЭВМ Подпрограмма дешифрации и выполнения команд уровня 3 Схема алгоритма		
Проверил	Кучин А.В.						
Т. Контр.					Лист		Листов 1
Н. Контр.					ФВТ, зр.17ВВ1		
Утвердил							

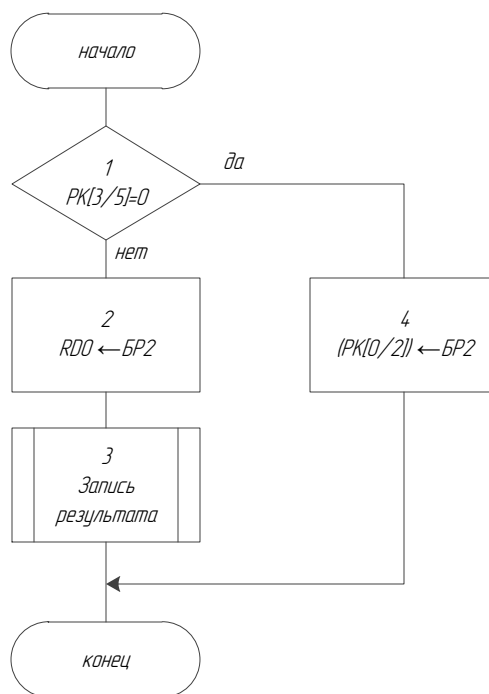


ПГУЗ.090301.03.008 Д7

Процессор универсальной ЭВМ
Подпрограмма дешифрации и выполнения
команд уровня 4
Схема алгоритма

Лит.			Масса		Масштаб	
Лист		Листов		1		

ФВТ, зр.17ВВ1

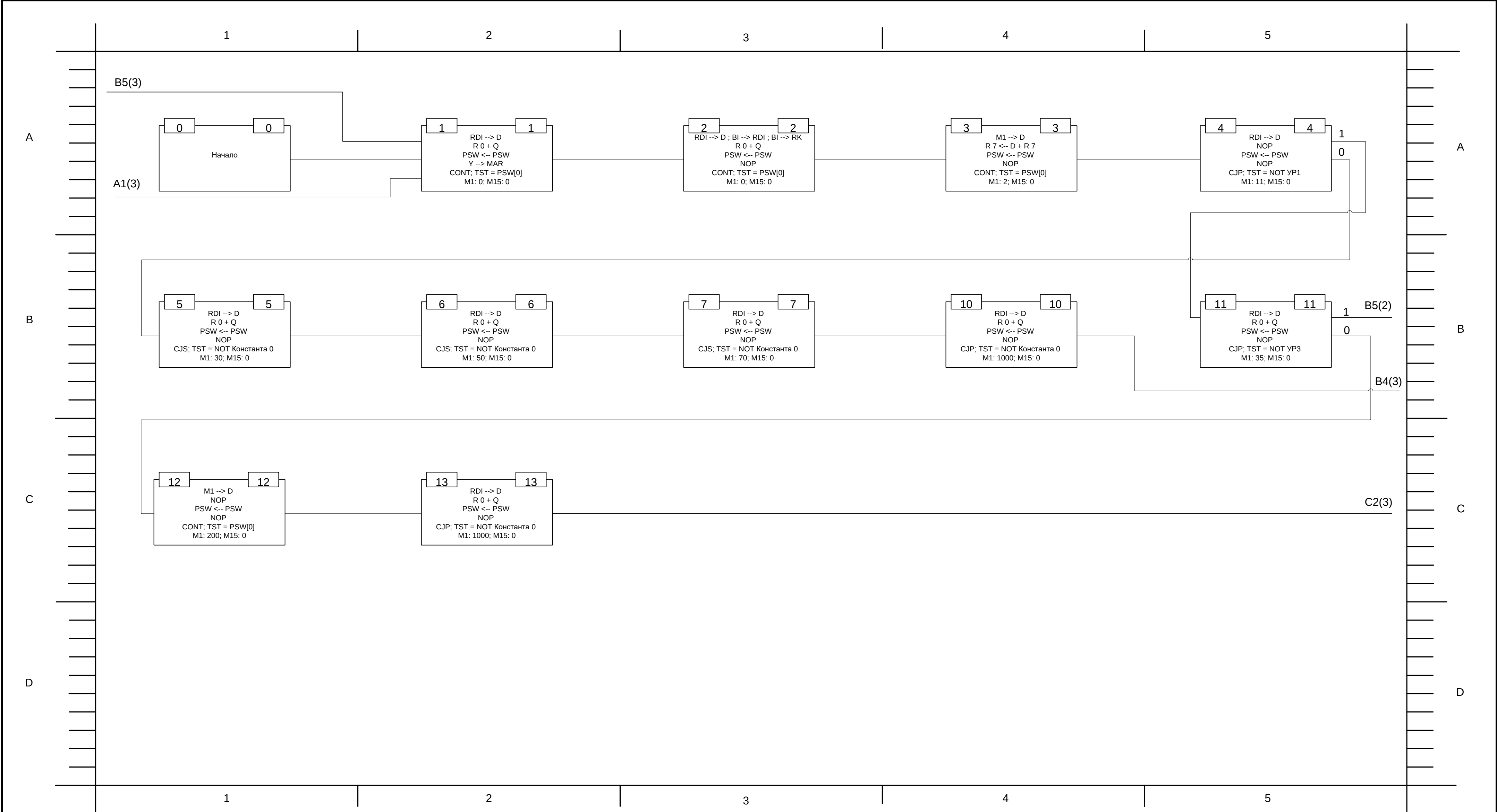


ПГУЗ.090301.03.009 Д7

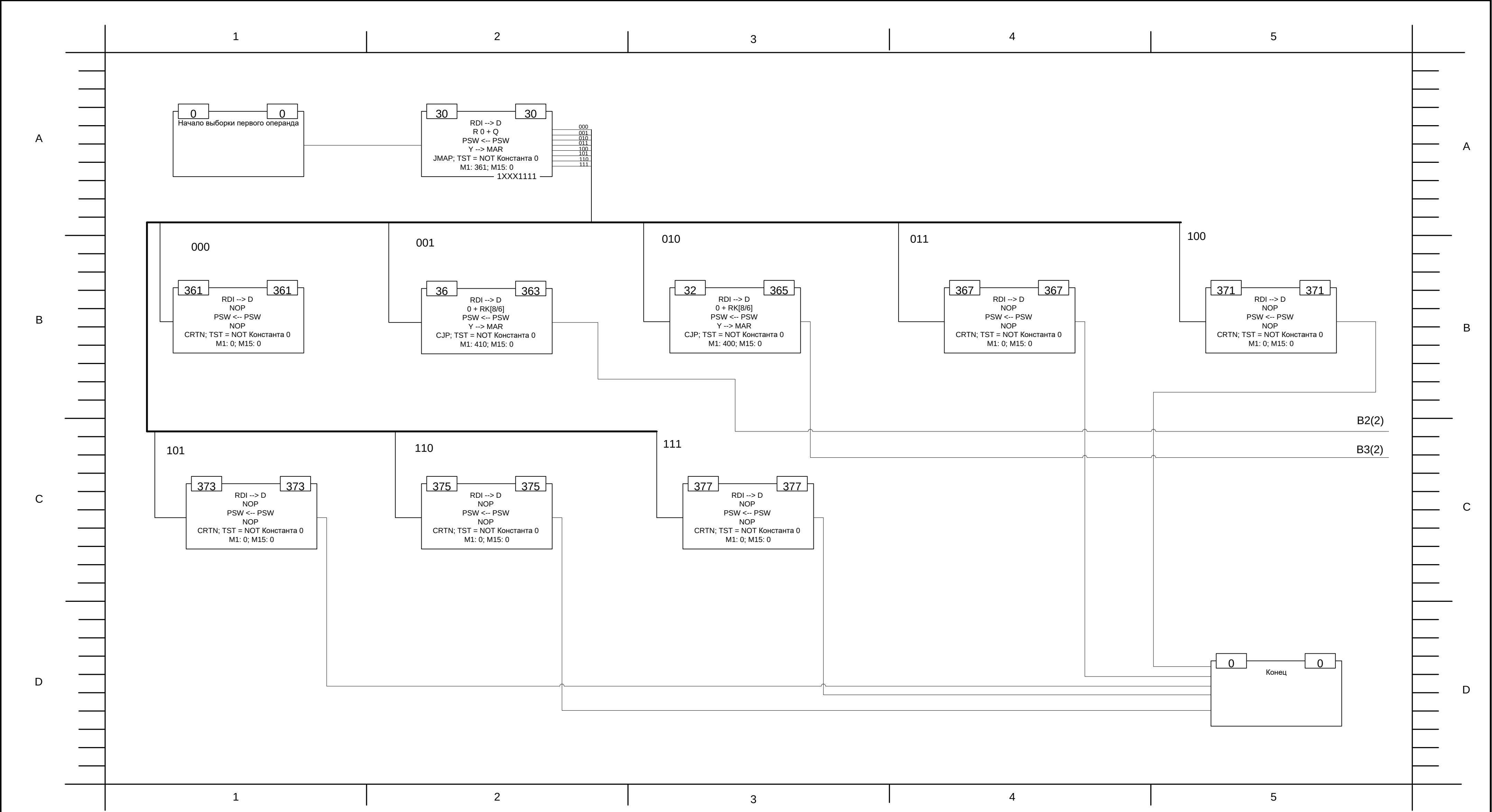
					Лит. Масса Масштаб		
Изм	Лист	№ докум.	Подпись	Дата			
Разраб.	Любушин М.К.				Лит. Масса Масштаб		
Проверил	Кучин А.В.						
Т. Кантр.					Лит. Масса Масштаб		
Н. Кантр.					Лит. Масса Масштаб		
Утвердил							

Процессор универсальной ЭВМ
Подпрограмма записи результата
Схема алгоритма

ФВТ, зр.17ВВ1



						ПГУЗ.090301.03.010 Д8										
						Процессор универсальной ЭВМ Основной алгоритм Диаграмма микропрограммной логики						Лит.		Масса	Масштаб	
Изм	Лист	№ докум.	Подпись	Дата												
Разраб.	Любушин М.К.															
Провер.	Кучин А.В.															
Т. Контр.																
												Лист 1		Листов 3		
Н. Контр.												ФВТ, гр. 17ВВ1				
Утв.																



A

B

C

D

E

A

B

C

D

E

1

2

3

4

5

1

2

3

4

5

B3(1)

B2(1)

33

400

M1 --> D ; BI --> RDI
R 0 + Q
PSW <-- PSW
NOP
CONT; TST = NOT Константа 0
M1: 0; M15: 0

34

401

M1 --> D
RK[2/0] <-- D + RK[8/6]
PSW <-- PSW
NOP
CONT; TST = NOT Константа 0
M1: 2; M15: 0

35

402

RDI --> D
R 10 <-- D + 0
PSW <-- PSW
NOP
CRTN; TST = NOT Константа 0
M1: 0; M15: 0

37

410

M1 --> D ; BI --> RDI
R 0 + Q
PSW <-- PSW
NOP
CONT; TST = NOT Константа 0
M1: 0; M15: 0

38

411

RDI --> D
R 10 <-- D + 0
PSW <-- PSW
NOP
CRTN; TST = NOT Константа 0
M1: 0; M15: 0

0

0

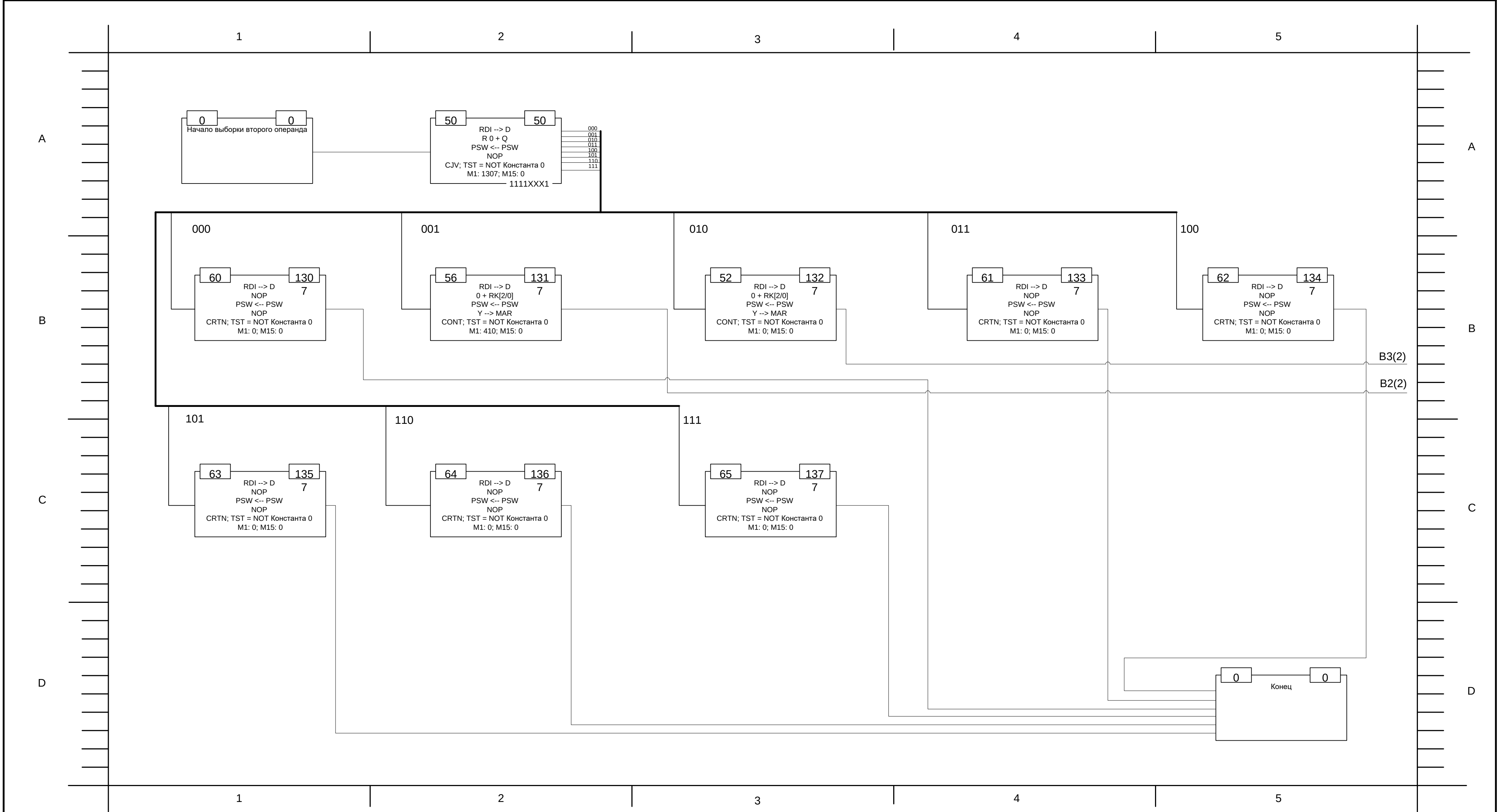
Конец

		Любушин М.Р.		
		Кучин А.В.		
Изм	Лист	№ докум.	Подпись	Дата

ПГУЗ.090301.03.011 Д8

Лист.

2



A

B

C

D

E

A

B

C

D

E

1

2

3

4

5

1

2

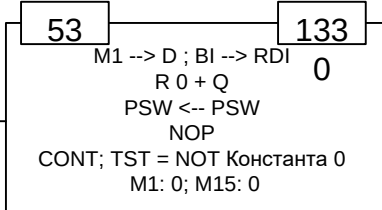
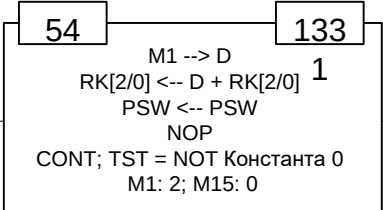
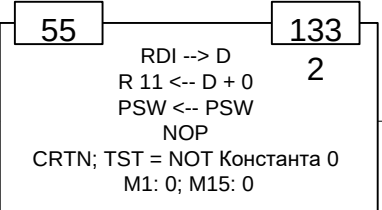
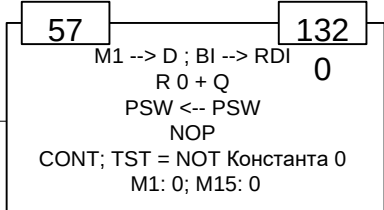
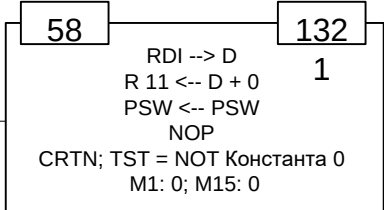
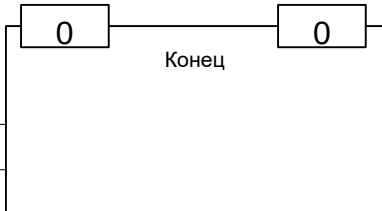
3

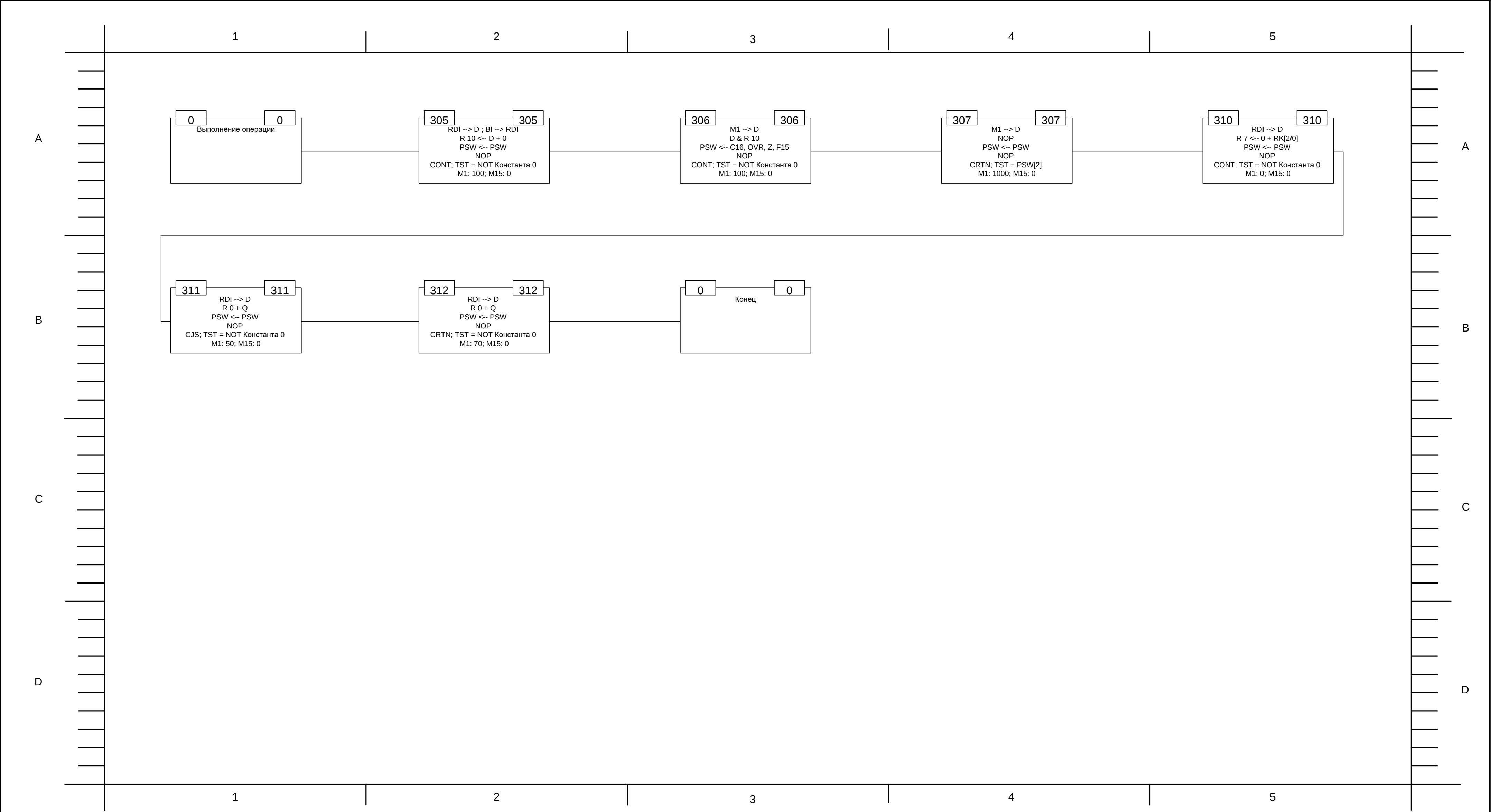
4

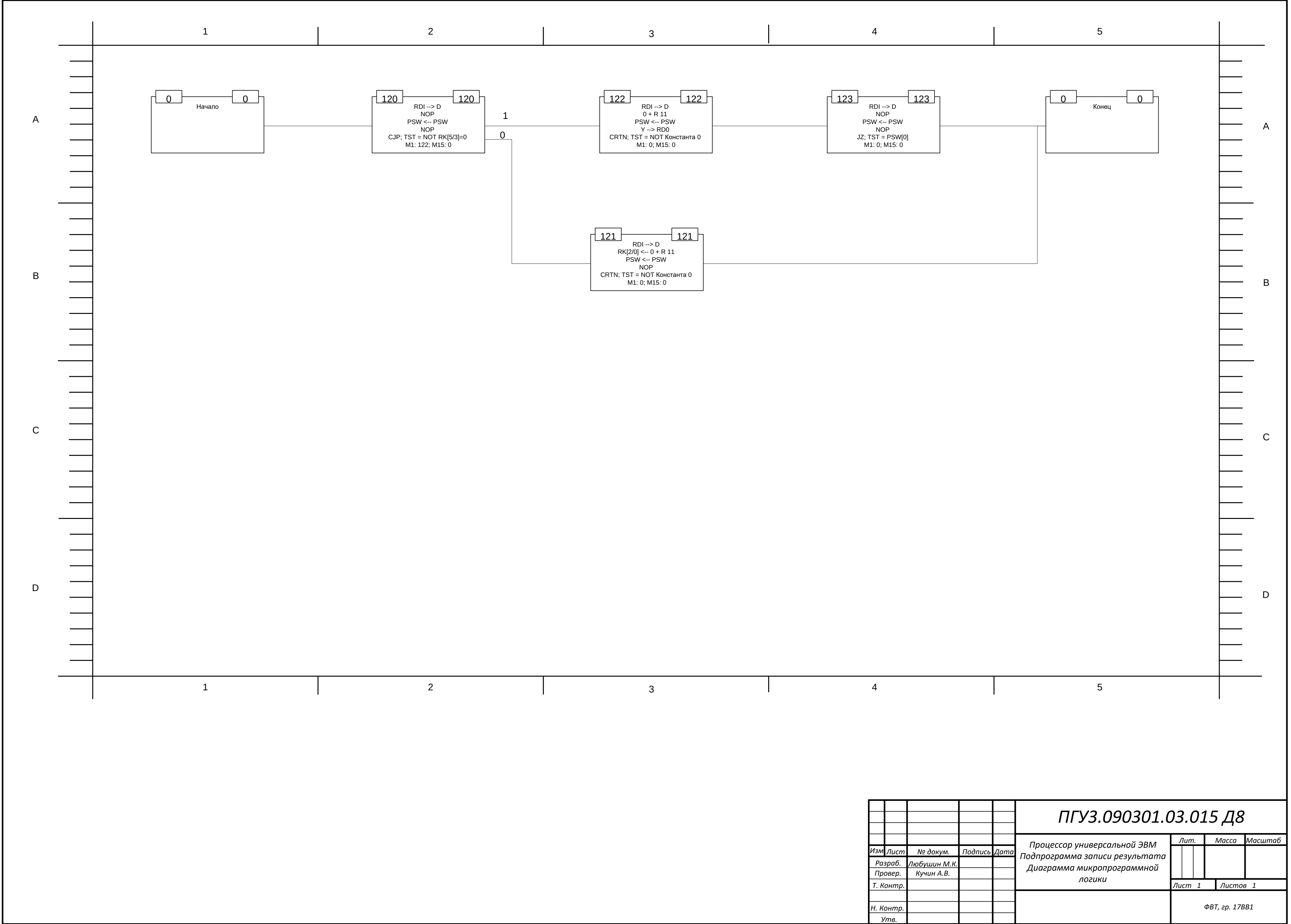
5

B3(1)

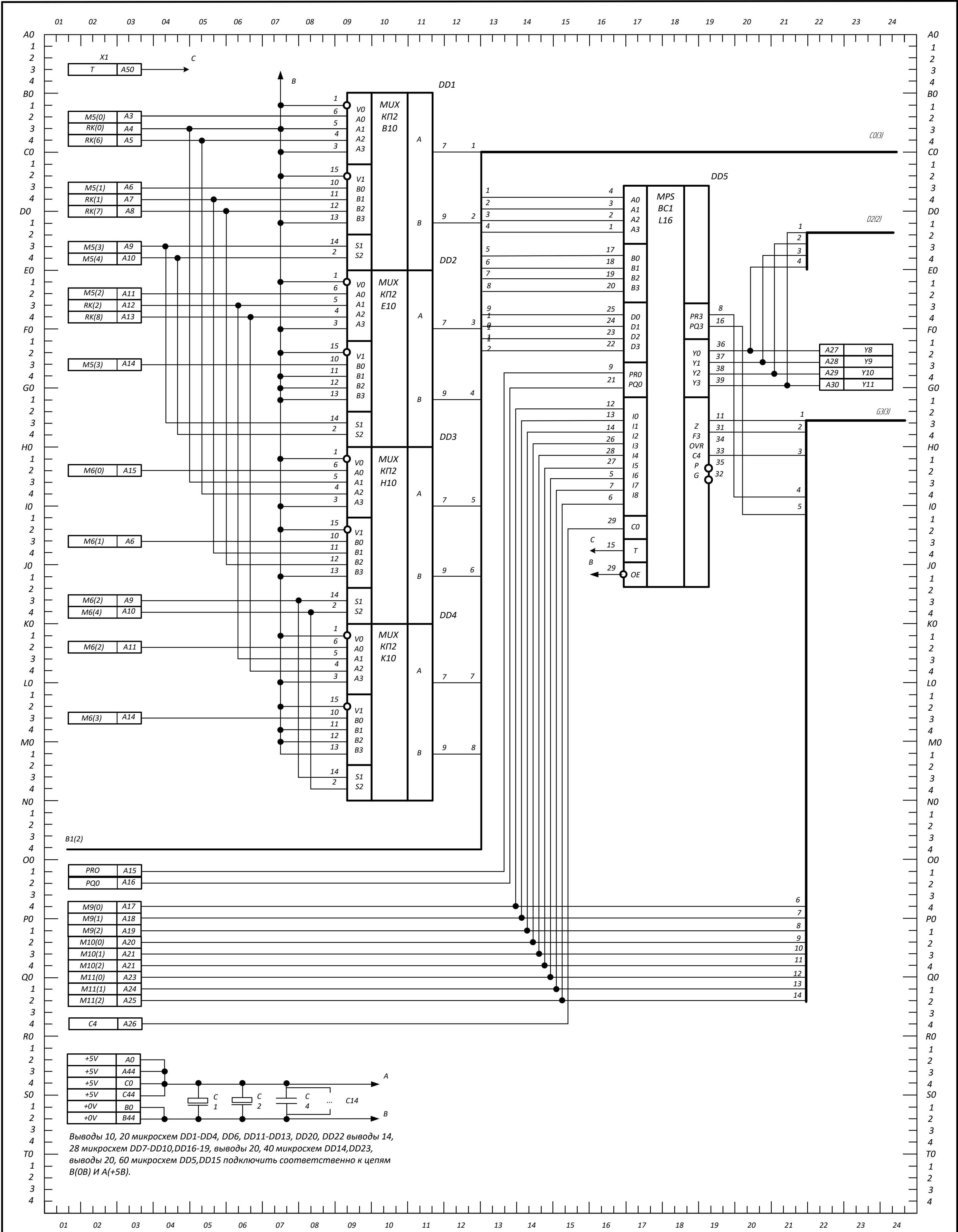
B2(1)







						ПГУЗ.090301.03.015 Д8					
						Процессор универсальной ЭВМ Подпрограмма записи результата Диаграмма микропрограммной логики			Лит.	Масса	Масштаб
Изм.	Лист	№ докум.	Подпись	Дата							
Разраб.	Любушин М.К.										
Провер.	Кучин А.В.										
Т. Контр.									Лист 1	Листов 1	
Н. Контр.									ФВТ, гр. 17ВВ1		
Утв.											



					ПГУЗ.090301.03.016 ЭЗ							
					Процессор универсальной ЭВМ Блок обработки данных Схема электрическая принципиальная				Лит.	Масса	Масш.	
Изм.	Лист	№ Докум.	Подпись	Дата								
Разраб.		Любушин М.К.										
Пров.		Кучин А.В.										
Т.контр.												
									Лист 1	Листов 4		
Н.контр.												
Утв.												

