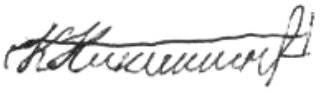
На правах рукописи



НИКИШИН Кирилл Игоревич

МОДЕЛИ И АЛГОРИТМЫ ОБРАБОТКИ ТРАФИКА РЕАЛЬНОГО ВРЕМЕНИ В СИСТЕМАХ УПРАВЛЕНИЯ КОМПЬЮТЕРНЫМИ СЕТЯМИ

Специальности: 05.13.15 – Вычислительные машины, комплексы и компьютерные сети;
05.13.05 – Элементы и устройства вычислительной техники и систем управления

А в т о р е ф е р а т
диссертации на соискание ученой степени кандидата технических наук

ПЕНЗА 2019

Работа выполнена на кафедре «Вычислительная техника» ФГБОУ ВО «Пензенский государственный университет».

Научные руководители: кандидат технических наук, доцент **Коннов Николай Николаевич**;

доктор технических наук, профессор **Гурин Евгений Иванович**

Официальные оппоненты: **Кулагин Владимир Петрович**, доктор технических наук, профессор, ФГБОУ ВО «МИРЭА – Российский технологический университет» (РТУ МИРЭА), г. Москва, заведующий кафедрой «Аппаратное, программное и математическое обеспечение вычислительных систем»;

Перепелкин Дмитрий Александрович, доктор технических наук, доцент, ФГБОУ ВО «Рязанский государственный радиотехнический университет имени В. Ф. Уткина», г. Рязань, профессор кафедры «Системы автоматизированного проектирования вычислительных средств»

Ведущая организация – АО НПП «Рубин», г. Пенза

Защита диссертации состоится 25 октября 2019 г. в ____ часов на заседании диссертационного совета Д 212.186.01 на базе ФГБОУ ВО «Пензенский государственный университет» по адресу: 440026, г. Пенза, ул. Красная, 40.

С диссертацией и авторефератом можно ознакомиться в библиотеке ФГБОУ ВО «Пензенский государственный университет». Диссертация размещена на сайте: http://dissov.pnzgu.ru/ecspertiza/Tehnicheskie_nauki/nikishin

Автореферат разослан «___» _____2019 г.

Ученый секретарь
диссертационного совета **Кольчугина Елена Анатольевна**

ОБЩАЯ ХАРАКТЕРИСТИКА РАБОТЫ

Актуальность темы. Среди сетевых технологий обработки трафика на сегодняшний день наиболее востребованной остается технология *Ethernet*. Значимым для *Ethernet* понятием является качество обслуживания (*Quality of Service, QoS*), в соответствии с которым передаваемый трафик сортируется по приоритетам в коммутаторе и обслуживается в зависимости от типа приоритета. Однако *Ethernet* с поддержкой *QoS* не обеспечивает корректной передачи трафика жесткого реального времени с требуемой задержкой кадров. Поэтому дальнейшим этапом в развитии технологий компьютерных сетей, используемых в распределенных системах управления (авионика, космические аппараты, система сетевой синхронизации), стало применение технологии *Time-Triggered Ethernet* (*TTE*), позволяющей передавать трафик жесткого реального времени с контролируемой задержкой кадров (джиттером). *TTE* сочетает в себе простоту передачи трафика стандартными средствами *Ethernet* с поддержкой *QoS* и достоинства передачи трафика реального времени с контролируемой задержкой кадров. При этом критичным параметром в сетях *TTE* становится понятие задержки кадров при передаче кадра по сети (*H. Kopetz, W. Steiner, K. Steinhammer, A. Ademaj, R. Obermaisser, G. Brau, Z. Zhang*). Недостатками технологии *TTE* являются:

– необходимость аппаратных вычислений константной задержки в формате кадра;

– затраты на подключение аппаратного «защитника системы»;

– снижение пропускной способности сети в случае временного конфликта между разнородным трафиком или повторной передачи кадра по вине «защитника системы».

Устранение перечисленных недостатков технологии *TTE* позволит повысить быстродействие, производительность и эксплуатационные характеристики компьютерной сети. Создание новых методов и алгоритмов передачи трафика в компьютерных сетях позволит улучшать характеристики компьютерных сетей, поэтому является актуальной и важной задачей в компьютерных сетях.

Для выявления путей повышения эффективности компьютерных сетей используют имитационное моделирование общей архитектуры сетевых технологий, протоколов, передачи трафика по сети (*J. Billington, B. Brahimi*). Моделирование ставит целями верификацию новых алгоритмов и методов передачи трафика по сети, а также сравнительную оценку эффективности разработанных алгоритмов.

Среди прочих задач моделирования особого внимания заслуживает моделирование алгоритмов в тех случаях, когда отсутствуют полные данные о поведении компонентов коммутатора в условиях, отличных от нормальной работы. Моделирование при этом проводится с целью установления соответствия алгоритмов поставленным требованиям.

Наиболее эффективным инструментом имитационного моделирования компьютерных сетей является, де-факто, аппарат сетей Петри (*C. A. Petri, K. Jensen, D. Martrinez*, Д. А. Зайцев). Аппарат сетей Петри использовался при

построении локальных компьютерных сетей, алгоритмов диспетчеризации очередей коммутатора *Ethernet*, но технология *TTE* ранее не исследовалась с помощью этого аппарата. Это обусловливает актуальность исследований в области моделирования процессов передачи трафика с использованием сетей Петри, учитывающих специфику технологии *TTE* и направленных на повышение ее эффективности.

Целью диссертационной работы является повышение скорости передачи разнородного трафика в компьютерных сетях, совершенствование технических и эксплуатационных характеристик компьютерных сетей.

Основные задачи, решение которых необходимо для достижения цели исследования:

1) разработать метод передачи трафика в коммутаторах с поддержкой *TTE*, обеспечивающий снижение задержки и доли потерянных пакетов, а также повышение пропускной способности сети в условиях возможных временных конфликтов между передачей разнородных кадров;

2) разработать модель компьютерной сети, отражающую обмен и взаимодействие основных устройств по технологии *TTE*;

3) разработать модель процесса передачи трафика в коммутаторах с поддержкой *TTE*;

4) разработать модель процесса передачи трафика на основе нового метода;

5) разработать модель генератора трафика для анализа работы коммутатора с поддержкой *QoS, TTE, STTE*;

6) разработать аппаратную реализацию ядра коммутатора *Ethernet* на ПЛИС типа *FPGA*, использующей новый метод передачи трафика с применением при синтезе ядра методики перехода от формализации на основе сетей Петри к его описанию на языке *VHDL*.

Объектом исследования являются компьютерные сети *Ethernet* с технологией *Time-Triggered Ethernet*.

Предмет исследования – алгоритмы и технические средства передачи трафика жесткого реального времени в коммутаторах компьютерных сетей *Ethernet*.

Соответствие паспорту научной специальности. Область исследований соответствует паспорту специальности 05.13.15 – «Вычислительные машины, комплексы и компьютерные сети» по пунктам: 2 «Теоретический анализ и экспериментальное исследование функционирования вычислительных машин, комплексов и компьютерных сетей с целью улучшения их технико-экономических и эксплуатационных характеристик»; 5 «Разработка научных методов и алгоритмов создания структур и топологий компьютерных сетей, сетевых протоколов и служб передачи данных в компьютерных сетях, взаимодействия компьютерных сетей, построенных с использованием различных телекоммуникационных технологий, мобильных и специальных компьютерных сетей, защиты компьютерных сетей и приложений».

Область исследований соответствует паспорту специальности 05.13.05 – «Элементы и устройства вычислительной техники и систем управления» по пункту 3 «Разработка принципиально новых методов анализа и синтеза эле-

ментов и устройств вычислительной техники и систем управления с целью улучшения их технических характеристик».

Методы исследования основаны на математическом аппарате цветных временных иерархических функциональных сетей Петри, математической статистике, а также имитационном моделировании предлагаемых алгоритмов.

Научная новизна:

1. Разработан метод передачи трафика по расписанию в коммутаторах *Schedule Time-Triggered Ethernet* (*STTE*), *отличающийся* от известного метода *TTE* тем, что осуществляет доставку получателю кадров реального времени по заранее назначенному для каждого выходного порта коммутатора расписанию, и *позволяющий* обеспечить возможность передачи обычного кадра до момента передачи кадра реального времени, полностью исключить риск потери кадров без повышения загрузки коммутатора, упростить структуру пользовательской аппаратуры и устранить временные конфликты разнородного трафика (05.13.15, пункт 2).

2. Разработана модель компьютерной сети, отражающая обмен и логическое взаимодействие основных устройств по технологии *TTE, отличающаяся* применением аппарата цветных временных иерархических сетей Петри и *позволяющая* верифицировать алгоритмы взаимодействия и контролировать работоспособность систем, использующих технологию *TTE* (05.13.15, пункт 5).

3. Разработана модель процесса передачи трафика в коммутаторах с поддержкой *TTE,* использующая аппарат цветных временных иерархических сетей Петри, *отличающаяся* от известных динамикой поведения модели с учетом задержки кадра в коммутаторе и *позволяющая* оценить вероятностно-временные характеристики обработки коммутаторами разнородного трафика по технологии *TTE* (05.13.15, пункт 5).

4. Разработана модель передачи трафика на основе предложенного метода *STTE,* использующая аппарат цветных временных иерархических сетей Петри, *отличающаяся* от известных доставкой кадров реального времени по расписанию и *позволяющая* верифицировать алгоритм и оценить задержку трафика, долю потерянных кадров, быстродействие и эффективную пропускную способность сети (05.13.15, пункт 5).

5. Предложена модель генератора трафика для анализа работы коммутатора с поддержкой *QoS*, *TTE*, *STTE,* использующая аппарат цветных временных иерархических сетей Петри, *отличающаяся* от известных установкой параметров трафика различных классов и *позволяющая* имитировать поток разнородного трафика с заданными вероятностно-временными характеристиками (05.13.15, пункт 5).

6. Разработана аппаратная реализация ядра коммутатора *Ethernet* на ПЛИС типа *FPGA, отличающаяся* применением при синтезе ядра методом передачи *STTE* и методикой перехода от формализации на основе сетей Петри к его описанию на языке *VHDL* и *позволяющая* экспериментально подтвердить работоспособность метода *STTE*, оценить временные характеристики и сложность аппаратной реализации устройства (05.13.05, пункт 3).

Практическая ценность работы состоит в следующем:

1. Использование на практике предложенного метода передачи по расписанию в коммутаторах *STTE позволяет* исключить временные конфликты между разнородным трафиком, полностью исключить риск потери кадров без повышения загрузки коммутатора, упростить структуру пользовательской аппаратуры, а также повысить быстродействие сети за счет досрочной передачи стандартного трафика.

2. Обмен и логическое взаимодействие основных устройств по технологии *TTE*: клиента, коммутатора (мастера), блока синхронизации глобального времени и коммуникационного канала, *позволяют* верифицировать алгоритмы взаимодействия и контролировать работоспособность систем, использующих технологию *TTE*.

3. Применение модели передачи трафика в коммутаторах с поддержкой *TTE позволяет* оценить эффективность передачи трафика при общей потере кадров в сети и загрузке коммутатора.

4. Применение модели передачи трафика на основе предложенного метода *STTE позволяет* оценить быстродействие передачи разнородного трафика, количество потерянных кадров в сети, эффективную пропускную способность сети и загрузку коммутатора.

5. Предложенная модель генератора трафика для анализа работы коммутатора с поддержкой *QoS, TTE, STTE позволяет* имитировать поток разнородного трафика с заданными вероятностно-временными характеристиками.

6. Использование *FPGA* как основы отдельных компонентов коммутатора, таких как выходной порт коммутатора *Ethernet*, блок интерфейса *Ethernet* с поддержкой *TTE*, блок передачи трафика по расписанию *STTE, позволяет* увидеть переход от формализации на основе сетей Петри к описанию на языке *VHDL*, экспериментально подтвердить работоспособность метода *STTE*, оценить временные характеристики и сложность аппаратной реализации устройства.

Основные положения, выносимые на защиту:

1. Метод передачи трафика в коммутаторах, учитывающий доставку кадров реального времени получателю в заранее назначенные моменты времени по расписанию *STTE, позволяющий* обеспечить возможность передачи обычного кадра до момента передачи кадра реального времени, полностью исключить риск потери кадров без повышения загрузки коммутатора, упростить структуру пользовательской аппаратуры и устранить временные конфликты разнородного трафика.

2. Модель компьютерной сети, отражающая обмен и логическое взаимодействие основных устройств по технологии *TTE* и *позволяющая* верифицировать алгоритмы взаимодействия и контролировать работоспособность систем, использующих технологию *TTE*.

3. Модель процесса передачи трафика в коммутаторах с поддержкой *TTE, позволяющая* оценить вероятностно-временные характеристики обработки коммутаторами разнородного трафика по технологии *TTE*.

4. Модель передачи трафика на основе предложенного метода *STTE, позволяющая* верифицировать алгоритм и оценить задержку трафика, долю потерянных кадров, быстродействие и эффективную пропускную способность сети.

5. Модель генератора трафика для анализа работы коммутатора с поддержкой *QoS, TTE, STTE, позволяющая* имитировать поток разнородного трафика с заданными вероятностно-временными характеристиками.

6. Аппаратная реализация ядра коммутатора *Ethernet* на ПЛИС типа *FPGA*, использующая при синтезе ядра метод передачи *STTE* и методику перехода от формализации на основе сетей Петри к его описанию на языке *VHDL*, *позволяющая* экспериментально подтвердить работоспособность метода *STTE*, оценить временные характеристики и сложность аппаратной реализации устройства.

Реализация и внедрение. Результаты диссертации использованы в научно-исследовательской работе «Исследование ядра *ARM*-контроллера и периферийных устройств для использования в составе специализированного электронного модуля» № 06/19 (соглашение № 4/2019 от 15.02.2019). Результаты работы внедрены в учебном процессе Пензенского государственного университета в рамках дисциплин «Инфокоммуникации», «Системы на кристалле на основе ПЛИС» при подготовке магистров по направлению «Информатика и вычислительная техника».

Апробация работы. Основные положения диссертационной работы обсуждались в форме докладов на следующих конференциях: I Международной научно-практической конференции «Современные проблемы компьютерных наук» (г. Пенза, 2013), 21-й Всероссийской межвузовской научно-технической конференции студентов и аспирантов «Микроэлектроника и информатика – 2014» (г. Зеленоград, 2014), XXI Всероссийской научно-методической конференции «Телематика» (г. Санкт-Петербург, 2014), III Международной научно-практической конференции «Информационные технологии. Проблемы и решения» (г. Уфа, 2015), III Ежегодной межвузовской научно-практической конференции «Информационные технологии в науке и образовании. Проблемы и перспективы» (г. Пенза, 2016), 15th International Scientific Conference ITMM 2016 named after A. F. Terpugov (г. Томск, 2016), XIII–XV Международных научно-технических конференциях «Новые информационные технологии и системы» (г. Пенза, 2016 – 2018), 2017 International Conference on Industrial Engineering, Applications and Manufacturing ICIEAM (г. Санкт-Петербург, 2017), Всероссийской научно-технической конференции «Информационно-управляющие и телекоммуникационные системы специального назначения» (г. Пенза, 2018).

Публикации. По материалам диссертационной работы опубликовано 25 работ, в том числе 4 работы в изданиях перечня ВАК, 3 работы в изданиях, индексируемых в наукометрических базах *Scopus, Web of Science,* и 2 свидетельства о государственной регистрации программы для ЭВМ.

Личный вклад автора. Все результаты исследований, положенные в основу диссертационной работы, получены автором самостоятельно. Из работ, выполненных в соавторстве, в настоящей работе использованы материалы, подготовленные лично автором. Автор разработал модель процесса передачи трафика в коммутаторах с поддержкой *TTE*, модель передачи трафика на основе предложенного метода *STTE*, модель генератора трафика для анализа работы коммутатора с поддержкой *QoS, TTE, STTE*, модель компьютерной сети, отра-

жающей обмен и логическое взаимодействие основных устройств по технологии *TTE*, набор шаблонов сетей Петри для моделирования передачи трафика в *Ethernet*, аппаратную реализацию ядра коммутатора *Ethernet* на ПЛИС типа *FPGA,* использующей метод *STTE.* Подготовлены работы в соавторстве с научным руководителем Н. Н. Конновым, которому принадлежат идея и постановка задачи исследования метода передачи трафика *STTE*. Подготовлены работы в соавторстве с научным руководителем Е. И. Гуриным, которому принадлежат идея и реализация стандартного обмена информацией с использованием интерфейса *Ethernet* на основе *FPGA.*

Структура и объем работы. Диссертационная работа состоит из введения, четырех глав, заключения, библиографического списка из 116 наименований и приложения. Объем работы: 173 страницы, 83 рисунка, 11 таблиц, приложение на 5 страницах.

КРАТКОЕ СОДЕРЖАНИЕ РАБОТЫ

Во введении приводится обоснование актуальности темы, формулируются цель и задачи, решение которых позволяет достичь поставленной цели; определены новизна и практическая значимость результатов исследования, сформулированы выносимые на защиту положения.

В первой главе анализируются функциональные характеристики технологии передачи трафика в распределенных компьютерных сетях *TTE*. Выбран объект исследования – компьютерные сети *Ethernet* с поддержкой *TTE*. Приводится обзор архитектурных решений технологии *TTE,* описываются свойства *TTE*, влияющие на работу всей компьютерной системы. Рассматриваются передача трафика в зависимости от его типа (реальный, стандартный) и принципы его обработки. Приводится краткий обзор способов вычисления задержки, синхронизации всех устройств системы с помощью протокола управляющих кадров. Анализируются причины возникновения временных конфликтов между различными видами трафика и возможные пути их разрешения.

Рассматриваются принципы организации аппаратного защитника системы, который, будучи встроенным в коммутатор *Ethernet*, влияет на производительность всей системы в целом. Проводится анализ порядка вычисления защитником временного окна для приходящего трафика и его реакции на этот трафик.

Повышение эффективности технологии *TTE* требует разработки нового метода передачи трафика с оценкой вероятностно-временных характеристик трафика, которые могут быть использованы для повышения эффективности технологии *TTE*. Задача определения оптимального метода передачи трафика по технологии *TTE* и оценки вероятностно-временных характеристик трафика может быть решена только с помощью имитационного моделирования как очевидной альтернативы сложным аналитическим вычислениям.

Проведен сравнительный анализ систем имитационного моделирования как узкоспециализированных, так и универсальных, а также оценена эффективность применения различных средств моделирования. Обоснован выбор аппарата сетей Петри и пакет моделирования *CPN Tools,* опирающийся на аппарат

цветных иерархических временных сетей Петри, который позволяет выявить и отладить ошибки, провести верификацию модели и оценить вероятностно-временные характеристики, включая задержку кадров, долю потерянных кадров, размер кадров в очереди.

Во второй главе приводится аналитическое описание алгоритмов. Модели представляют собой иерархические структуры, которые реализованы с использованием аппарата сетей Петри, содержащие в себе модели клиентов, мастеров (серверов), коммуникационную сеть (канал), блок вычисления глобального времени, входных/выходных портов, защитников, таблицу конфигурации выходных портов. Показан метод передачи трафика с помощью защитников входных портов коммутатора *Ethernet* с поддержкой *TTE*.

Установлено, что основной составляющий элемент передачи кадров по *TTE* – коммутатор *Ethernet* с аппаратным защитником – определяет производительность системы, задержку кадров разнородного трафика и общую потерю кадров при передаче.

Процедура коммутации кадров состоит из четырех этапов. Первый – выборка кадров из конечных пользовательских систем (клиентов, мастеров). Второй – формирование временного окна на защитнике системы для каждого слота и контроль момента передачи кадра к коммутатору через рассчитанное временное окно. Третий – обработка трафика по технологии *Ethernet* с учетом специфики *TTE*: классификация кадров по типу трафика, запись кадра в соответствующие очереди коммутатора, выбор кадра из очереди в соответствии с заложенными алгоритмами диспетчеризации очередей в коммутаторе. Четвертый этап – передача кадра по статической таблице конфигурации выходных портов к конечному узлу.

Выявлены недостатки существующего метода передачи кадров по *TTE*, состоящие в следующем:

– необходимость в дополнительных аппаратных средствах на сбор, вычисление, хранение константной задержки в формате *TT*-кадра, а также затратах на подключение пользовательской аппаратуры через специальное устройство «защитник системы»;

– прерывание *ET*-кадра в случае временного конфликта между *ET*- и *TT*-кадрами в коммутаторе, что приводит к уменьшению пропускной способности сети из-за повторной передачи прерванного *ET*-кадра. Появляется дополнительная нагрузка на передатчик в части его вычислительных средств по контролю за временем отправления;

– отсутствие возможности передачи нескольких кадров, направленных к разным портам, в одном таймслоте.

Перечисленные недостатки по классическому методу передачи кадров по *TTE* устраняются новым методом передачи кадров по расписанию *STTE*. Алгоритм работы передачи кадров по *STTE* представлен на рисунке 1.

Идея метода передачи по *STTE* заключается в том, что реализация функций по обеспечению доставки *TT*-кадров абоненту в соответствии с заранее установленным расписанием возлагается не на защитника системы, реализующего селекцию кадров на входе коммутатора, а непосредственно на коммутатор *Ethernet* по его выходному порту.

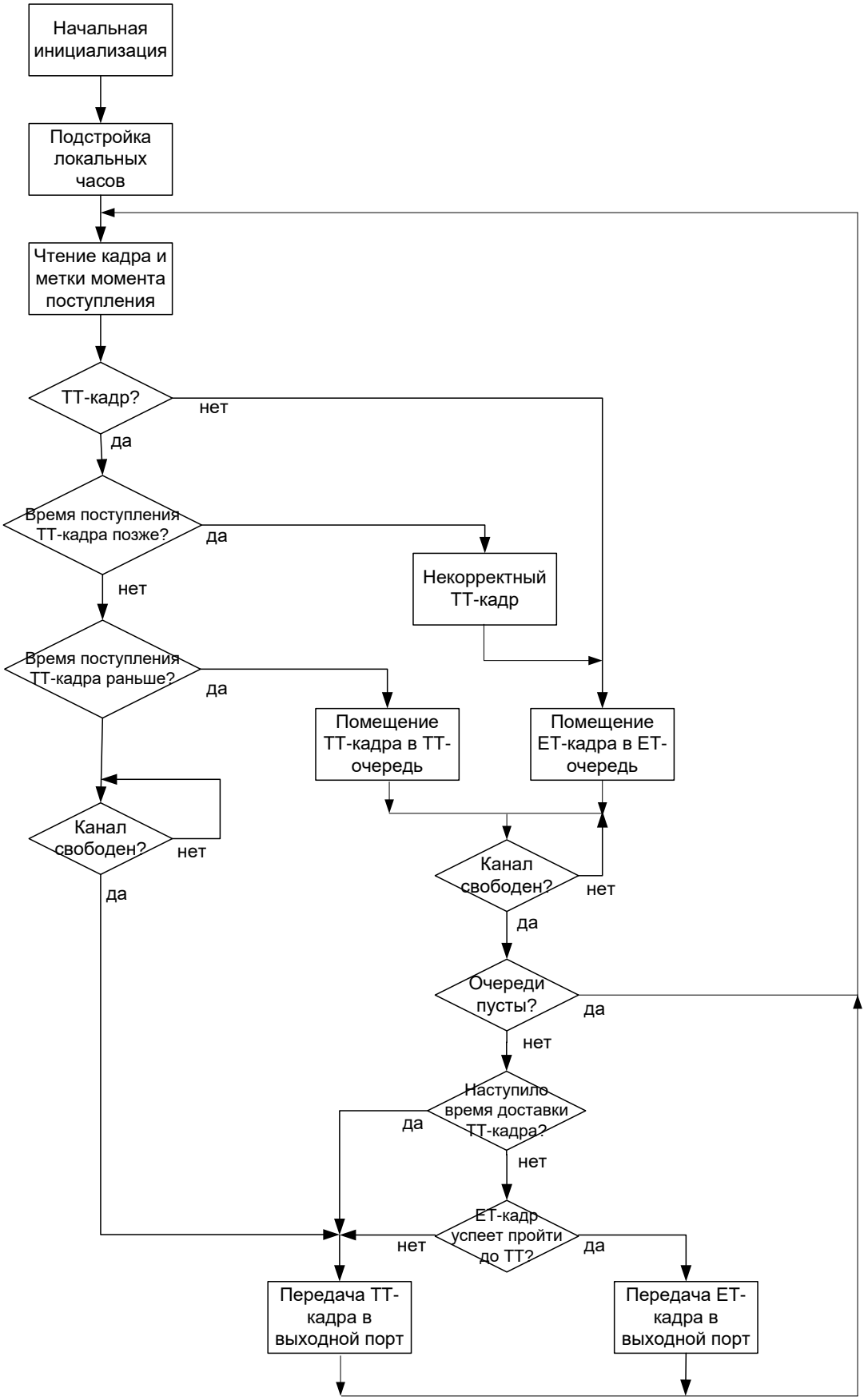


Рисунок 1 – Алгоритм работы метода передачи кадров по *STTE*

Диспетчер очередей начинает работать только при возникновении непустых очередей и наличии свободного выходного канала. Он проверяет возможность передачи *ET*-кадра до наступления момента доставки очередного *TT*-кадра, процесс отображается формулой

$$T_{TEK} + T_{ET} \le T_{БЛ} + T_{TT},$$

где T_{TEK} – текущее время в системе; T_{ET} – время передачи *ET*-кадра с учетом его длины; $T_{БЛ}$ – время блокировки; T_{TT} – время передачи *TT*-кадра.

В итоге возможность передачи *ET*-кадра высчитывается, исходя из следующего условия: текущее системное время и время передачи *ET*-кадра с учетом его длины должны быть меньше или равны времени доставки очередного *TT*-кадра, тогда выбирается *ET*-кадр из необходимой очереди и передается в выходной канал, иначе ожидается наступление момента доставки очередного *TT*-кадра для передачи в выходной канал.

Описываются особенности формализации методов передачи кадров по технологии *TTE* и *STTE*. Кадр представляется в виде кортежа

$$Frm = \begin{Bmatrix} номер\ кадра\ number,\ MAC\text{-}адрес\ источника\ src,\ константное\ поле\ cfld, \\ индекс\ виртуальной\ связи\ vlid,\ тип\ качества\ обслуживания\ qos, \\ размер\ кадра\ szfrm,\ задержка\ delay,\ задержка2\ delay2 \end{Bmatrix}.$$

Определение номера слота определяется по формуле

$$if\ \ vlid = 1\ then\ \ slot1\ else\ if\ \ vlid = 2\ then\ \ slot2\ else\ \ slot3.$$

Раунд состоит из слотов, которые передают кадры, и временных разрывов, ожидающих следующего прибытия кадра:

$$Round = \{slot\,1, \ldots,\ slot_i,\ time_gap\},$$

где $slot_i$ – слот; *time_gap* – временной разрыв:

$$time_gap = \begin{Bmatrix} 0,\ если\ \ кадры\ \ передаются\ \ без\ временных\ \ простоев; \\ число,\ если\ \ между\ \ кадрами\ \ происходят\ \ временные\ \ простои \end{Bmatrix}.$$

В соответствии с переменной *time_gap* работает и коммутатор, *time_gap* влияет на полосу пропускания коммутатора и описывается формулой

$$if\ \ time_gap = число\ then\ \ low_bandwidth\ \ else\ \ high_bandwidth\ .$$

Максимальная задержка учитывает заранее собранную задержку от всех конечных устройств, она вычисляется по формуле

$$max_delay = max(time1, \ldots, timei)\ ,$$

где *max* – функция определения максимального значения, $i = 1, \ldots, n$.

Защитник системы формирует временное окно во время приема кадра и определяет дальнейшую судьбу кадра в соответствии с выражением

$$TIME_WINDOW = \{TIME_BEGIN,\ TIME_END\},$$

где $TIME_BEGIN, TIME_END$ – времена начала и окончания временного окна:

$$TIME_BEGIN\ = TIME_DISPATCH\ ,$$

$$TIME_END\ = TIME_BEGIN\ + max_delay.$$

Работа защитника системы описывается следующими формулами:

$$if\ \ delay2 \in TIME_WINDOW\ then\ \ correct_\ frame\ \ \ else\ \ \ incorrect_\ frame\ ;$$

$$correct_\ frame\ \in\ Buffer_{\ ETHERNET}\ ;$$

$$incorrect_\ frame\ \ \in\ \ \ Garbage_\ \ collector.$$

Кадр при передаче по *STTE* имеет такую же структуру, как и по *TTE*. Временной разрыв между кадрами либо получается очень небольшим (в случае невозможности передачи стандартного трафика из-за длины кадра), либо отсутствует:

$$time_\ gap = \begin{Bmatrix} 0,\ если\ \ кадры\ \ передаются\ \ без\ \ временных\ \ простоев; \\ число\ \to\ 0,\ если\ \ между\ \ кадрами\ \ происходят\ \ временные\ \ простои \end{Bmatrix}.$$

При этом повышается пропускная способность коммутатора *Ethernet*, уменьшается задержка кадров стандартного трафика:

$$if\ \ time_\ gap\ \ =\ \ число\ \ then\ \ high_\ \ bandwidth,\ \ \ send\ standard\ \ frame,$$

$$low\ \ delay2\ \ standard\ \ frame\ \ else\ \ high_\ \ bandwidth.$$

Таким образом, метод передачи кадров по технологии *STTE* уменьшает задержку кадров стандартного трафика, повышает пропускную способность коммутатора на времени простоя. Таблица расписания определяется выражением

$$Table_Scheduler\ = list(time_slot1,...,time_sloti),$$

где *list* – список, содержащий значения времени доставки кадров реального времени, слоты указываются только для трафика реального времени.

Время доставки трафика реального времени проверяется по формуле

$$if\ \ vlid\ \ =\ \ i\ \ \&\ delay\ \ <\ \ time_\ sloti\ \ \ then\ real\ -\ time_\ queue$$

$$else\ if\ \ vlid\ \ =\ i\ \ \&\ delay\ =\ time_\ sloti\ \ \ then\ send_\ outport$$

$$else\ if\ \ vlid\ \ =\ i\ \ \&\ delay\ >\ time_\ sloti\ \ then\ garbage_\ collector$$

$$else\ \ "".$$

Разрешение передачи кадра стандартного трафика из очереди осуществляется следующим образом:

$$if\ (size_standard_queue\ >\ 0\ \ \&\ \ size_real\ -\ time_queue\ =\ 0\ )\vee$$

$$(size_\ standard_queue\ \ \ >\ 0\ \ \&\ \ size_real\text{-}time_queue\ >\ 0\ \&$$

$$(delay_standard_frame\ +\ delay_size_\ standard_frame\ \ <\ \ delay_real\text{-}time_frame)$$

$$then\ \ send_standard_frame\ \ \ else\ \ \ not\ \ send_standard_frame.$$

Разрешение передачи кадра реального трафика из очереди осуществляется формулой

$$if\ \ \ (size_\ standard_\ queue\ \ =\ 0\ \ \&\ size_\ real\ -\ time_\ queue\ >\ 0\ )\ \vee$$

$$(size_\ standard_\ queue\ >\ 0\ \ \&\ size_\ real\ \ -\ time_\ queue\ >\ 0\ \ \&$$

$$(delay_\ standard_\ frame\ +\ delay_\ size_\ standard_\ frame\ \ >\ \ delay_\ real\text{-}time_\ frame)$$

$$then\ send_\ real\ -\ time_\ \ frame\ \ else\ not\ \ send_\ real\ -\ time_\ frame.$$

Выходной порт принимает передачу либо из очереди, либо напрямую сразу же при классификации кадра:

$$outport = \left\{ \begin{array}{l} standard_queue,\ передача\ из\ очереди\ стандартного\ трафика; \\ real-time_queue,\ передача\ из\ очереди\ трафика\ реального\ времени; \\ classifier,\ время\ доставки\ кадра\ реального\ времени = времени\ в\ расписании \end{array} \right\}.$$

При отсутствии затрат на вычисление временного окна приема кадра на защитнике системы и контроль по входному порту кадров по технологии *STTE* уменьшается количество удаленных кадров, их число стремится к нулю, одновременно повышается пропускная способность коммутатора за счет снижения повторной передачи удаленных кадров из коммутатора.

Рассмотрены алгоритмы функционирования следующих процедур: чтение кадров сгенерированного трафика, защитник системы, генерация расписания для *TT*-кадров, классификация кадров, проверка времени доставки *TT*-кадров, очереди коммутатора, диспетчер очередей, статическая таблица конфигурации выходных портов. Подсети Петри в имитационных моделях строились с использованием цифровых автоматов, которые могут рассматриваться частным случаем сети Петри.

В третьей главе рассмотрены имитационные модели, описывающие работу оборудования компьютерной сети и систем, использующих технологию *TTE,* модели передачи кадров в коммутаторе по классической технологии *TTE* и по расписанию *STTE,* а также модель генератора трафика коммутатора *Ethernet.*

Рассмотрена имитационная модель, реализующая обмен и взаимодействие основных устройств по технологии *TTE*. Модель состоит из следующих основных частей: клиента, коммутатора (мастера), блока синхронизации глобального времени и коммуникационного канала. Алгоритм функционирования системы по *TTE* работает следующим образом: вырабатывается сигнал запуска системы, после установления синхронизации между клиентом и коммутатором выполняется передача кадров от клиента в коммутатор.

Проверка работоспособности модели осуществлялась посредством установки флагов работы системы (инвариантов). Инварианты строились с использованием логических операций с учетом событий на переходах в модели. Срабатывания событий на переходах описываются переменной *S*, индекс переменной включает название перехода и название подсети (клиент – *C*, коммутатор – *M*). Инвариант передачи описывается по правилу «передача начинается после успешной синхронизации узла»:

$$S_{Synch\ happened,M}\ \&\ S_{Request\ to\ send\ or\ skip,C} \rightarrow S_{Busy\ Master,M}\ .$$

Кроме построения инвариантов, исследовалась достижимость алгоритмов модели уже с использованием встроенного инструмента в пакете *CPN Tools* вычисления пространства состояний – *State Space*. Было построено и проанализировано пространство состояний для коммуникационного канала, коммутатора и клиента.

Структура коммутатора *Ethernet* состоит из следующих частей: входной порт, классификатор приоритета кадров, память, диспетчер очередей, блок управления полосой пропускания канала, выходной порт.

Модель *TTE* состоит из трех таймслотов: первые два обрабатывают трафик реального времени, третий – служит для стандартного трафика. Модель состоит из следующих компонентов: подсеть чтения кадров из файла и восстановление кадров по времени «*Noise Traf*»; подсеть выборки кадра «*Dispatch frames*»; подсеть защитника системы «*Guard*»; подсеть обслуживания очередей «*scan*»; подсеть выходного порта «*OutPort*». Диспетчеризация очередей идет по типу *FIFO*. Подсети «*Classifier*», «*Queue*», «*scan*» представлены в буфере модели *TTE*. Для того, чтобы оценить эффективность результатов моделирования модели, была введена позиция *Garbage collector guardian*. Эта позиция является «сборщиком мусора» от защитников модели, удаленные кадры собираются в этой позиции. В модели подсчитывается доля потерянных кадров по сети, а повторная загрузка увеличивает общую загрузку сети модели.

Трафик считывается подсетью чтения кадров, в задачу которой входит восстановление кадров по времени. Затем кадр передается в подсеть выборки, эмулирует процесс передачи кадров с учетом реальной задержки, поскольку передача кадра от конечного узла к коммутатору занимает некоторое время.

После этого кадр передается защитнику системы. Подсеть защитника представлена на рисунке 2. Позиция *Window start* хранит время начала окна приема, позиция *Window end* хранит время окончания окна приема.

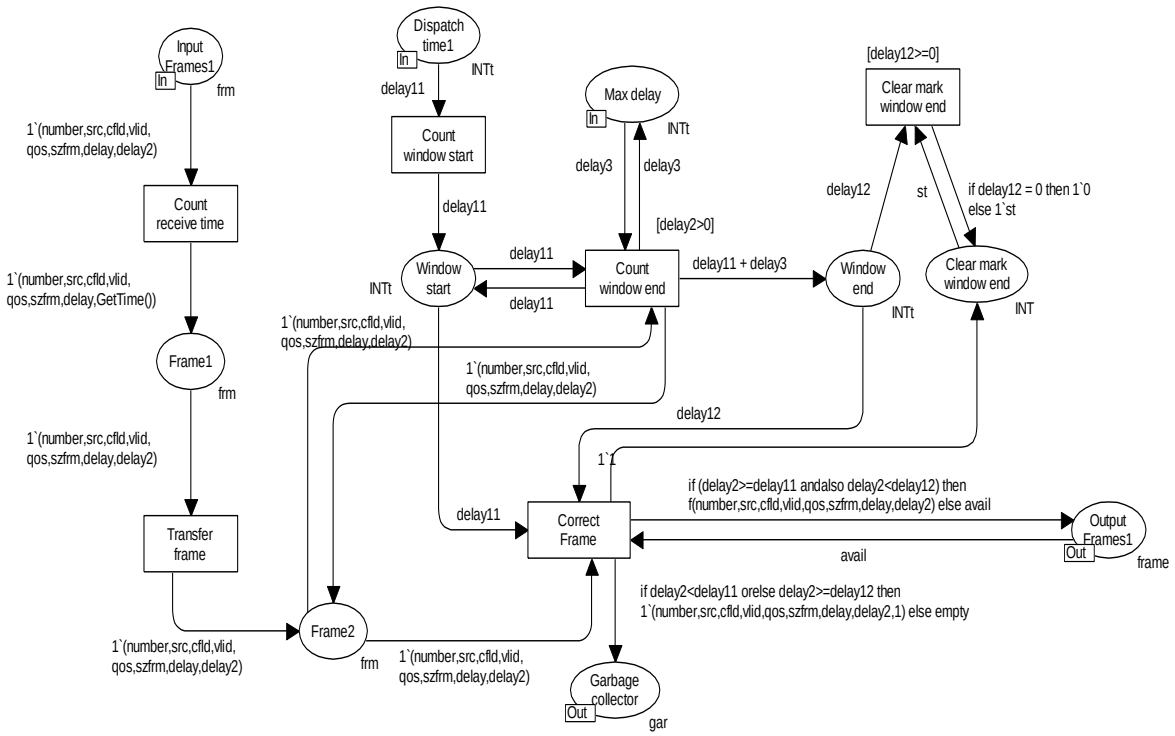


Рисунок 2 – Подсеть защитника системы

В случае несоблюдения временных рамок окна приема кадр отправляется на удаление из сети и помещается в позицию *Garbage collector*. Все потерянные кадры отображаются в общей позиции *Garbage collector guardian*. Затем кадр передается в основные компоненты коммутатора: классификатор кадров, очереди коммутатора, диспетчер очередей, выходной порт коммутатора. При передаче с выходного порта у кадра определяется адрес назначения доставки кадра.

В модели *STTE* отсутствует аппаратный защитник системы, тем самым снижается требование по формированию временного окна, но *TT*-кадры передаются по заранее установленному расписанию. Модель *STTE* состоит из следующих основных частей: подсеть чтения кадров из файла и восстановление кадров по времени «*Reader*»; подсеть буфера коммутатора «*Buffer*»; подсеть генерации расписания «*Sheduler*»; подсеть классификации кадров «*Classifier*»; подсеть проверки времени доставки *TT*-кадров «*Time_checker*»; подсети очередей *Queue N*; подсеть обслуживания очередей «*scan*»; подсеть выходного порта «*OutPort*».

Кадр поступает на входной порт буфера из подсети чтения кадров. Основная часть алгоритма метода передачи кадров по *STTE* заложена в буфер коммутатора (рисунок 3). Буфер коммутатора определяет направление передачи кадра (направить в очередь или в выходной порт). Затем кадр поступает в подсеть *Sheduler*, где проверяется момент доставки *TT*-кадра, проверяются следующие ситуации:

– время прибытия *TT*-кадра совпадает со временем доставки в расписании, *TT*-кадр сразу передается на выходной порт коммутатора;

– *TT*-кадр поступил раньше времени по расписанию, *TT*-кадр помещается в очередь 2;

– если пришел *ET*-кадр, он помещается в очередь 1.

Расписание представляет собой список времен *TT*-кадров по таймслотам. Для расписания создан свой специальный цвет *Sh_lst*.

Входящий кадр поступает в подсеть классификации кадров, где анализируется его вид и принимается решение: *ET*-кадр передается в очередь, иначе кадр направляется в подсеть «*Time_checker*». Подсеть «*Time_checker*» решает, куда необходимо передать *TT*-кадр: в очередь для *TT*-кадров или сразу на выходной порт коммутатора.

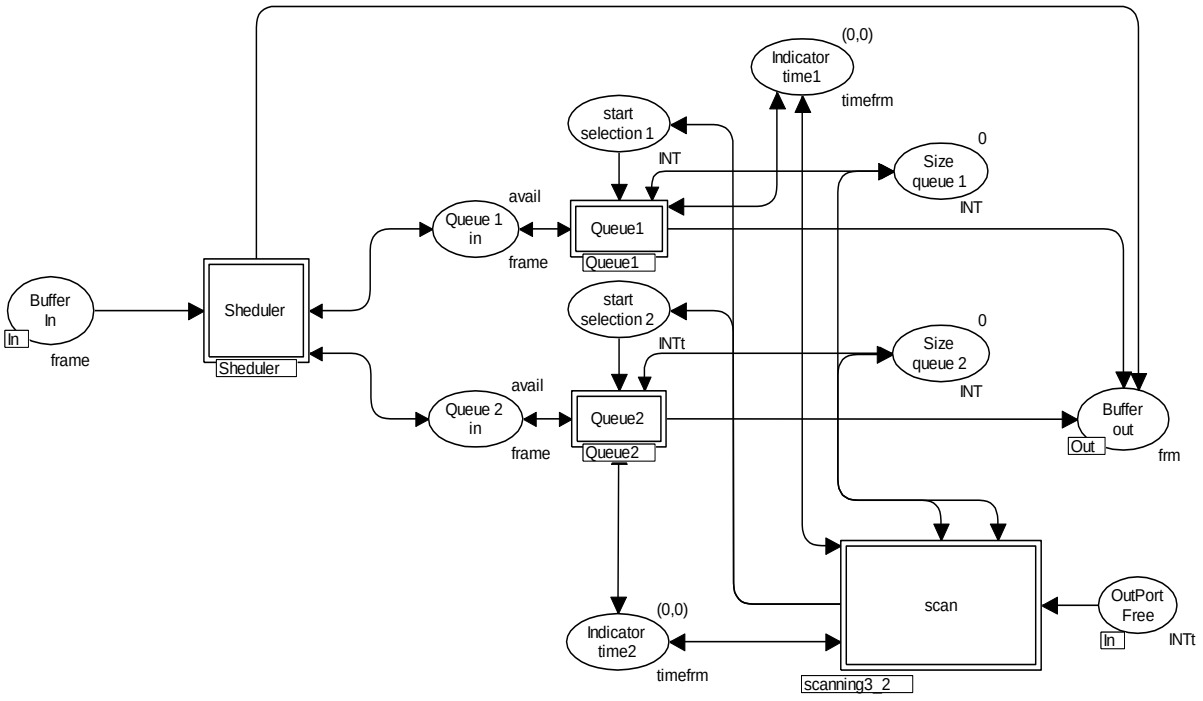


Рисунок 3 – Подсеть буфера коммутатора

В подсеть очереди добавляется дополнительный специальный буфер, который служит индикатором для диспетчера управления очередями. Буфер состоит из списка, где первое поле – время поступления кадра в очередь, второе поле – размер поступившего кадра.

Диспетчер очередей учитывает время поступления кадра и его размер, в него заложен алгоритм метода передачи по *STTE*. Сигнал выборки *ET*-кадра для диспетчера формируется следующим образом: если *ET*-очередь не пуста и *TT*-очередь пуста, или не пусты обе очереди, время поступления *ET*-кадра и его размер позволяют его передать до наступления времени доставки *TT*-кадра.

Сигнал выборки *TT*-кадра для диспетчера формируется следующим образом: если не пуста *TT*-очередь и пуста *ET*-очередь, или не пусты обе очереди, но *ET*-кадр не может передаться (не позволяет длина), будет передаваться *TT*-кадр. Сигнал вырабатывается четко в строго отведенное время доставки *TT*-кадра, это достигается временной задержкой *ind2-GetTime()*.

Разработан генератор трафика, который может использоваться в имитационных моделях как по технологии *Ethernet*, так и по *TTE*. Генератор трафика позволил исследовать временные задержки при передаче кадров по *TTE* и *STTE*. Экспериментальный трафик подтвердил гибкость и эффективность разработанной модели генератора, и экспериментально подтверждено сходство экспериментального и теоретического трафика с использованием аппарата сетей Петри.

Рассмотрены результаты работы классической модели, с использованием которой проведено моделирование с разной загрузкой трафика. Исследование проводилось на разных выборках кадров: 3436, 5300 и 7500 кадров. В ходе экспериментов было выявлено увеличение загрузки коммутатора, так как появляются потерянные кадры в модели за счет непопадания во временное окно приема кадра защитником. При загрузке коммутатора, равной 0,8, появляется критическая доля потерянных кадров, приводящая к критической загрузке коммутатора (загрузка равна 0,95). Результаты моделирования представлены в таблице 1.

Таблица 1 – Результаты моделирования передачи кадров по *TTE*

Характеристика	Входящий трафик		
	0,4	0,6	0,8
Количество кадров	3436	5300	7500
Количество потерянных кадров	371	549	845
Размер переданных кадров, бит	24816080	36882832	50625008
Размер потерянных кадров, бит	2752320	3769047	5847960
Загрузка с учетом потерянных кадров	0,46	0,7	0,95

Таким образом, было выявлено увеличение на 25 % загрузки при передаче стандартного трафика, кроме повышения итоговой загрузки коммутатора, увеличивалась доля потерянных кадров с увеличением загрузки коммутатора.

Имитационная модель передачи кадров по технологии *STTE* подтвердила свою эффективность. Была проведена серия экспериментов с моделью, модель показывала положительный эффект при передаче небольшого списка кадров в сеть, а также было проведено исследование с загрузкой коммутатора 0,4, 0,6 и 0,8 с большой передачей кадров, соответственно 3436, 5300 и 7500. Результаты приведены в таблице 2.

Таблица 2 – Результаты моделирования передачи кадров по *STTE*

Характеристика	Входящий трафик		
	0,4	0,6	0,8
Общее количество кадров	3436	5300	7500
Количество потерянных кадров	0	0	0
Количество *ET*-кадров	3036	4898	7102
Размер переданных кадров, бит	24816080	36882832	50625008
Количество ранней передачи *ET*-кадров	431	851	1410
Загрузка с учетом потерянных кадров	0,4	0,6	0,8

Таблица 2 демонстрирует эффективность разработанной модели по технологии *STTE*. Наибольшее повышение быстродействия передачи *ET*-кадров проявилось при загрузке коммутатора, равной 0,8, и составило 20 % в случае отсутствия потери кадров по технологии *TTE* (когда не передаются заново потерянные кадры, так как они увеличивают загрузку сети). Рисунок 4 иллюстрирует эффект повышения быстродействия *ET*-кадров. Показано, на сколько процентов повысилось быстродействие передачи *ET*-кадров с различной загрузкой коммутатора.

Таким образом, разработанная модель по технологии *STTE* проявляет все заявленные достоинства:

– исключаются временные конфликты между *TT*- и *ET*-кадрами;

– упрощается подключение пользовательской аппаратуры за счет исключения защитника системы;

– полностью исключаются потерянные кадры, которые не попадают во временное окно защитника, за счет этого повышается пропускная способность сети;

– не повышается загрузка коммутатора, что особенно важно при рабочей загрузке, равной 0,8, так как при критичной загрузке 0,95 и выше может происходить перегрузка коммутатора;

– повышается быстродействие сети за счет передачи *ET*-кадра до наступления момента передачи *TT*-кадра.

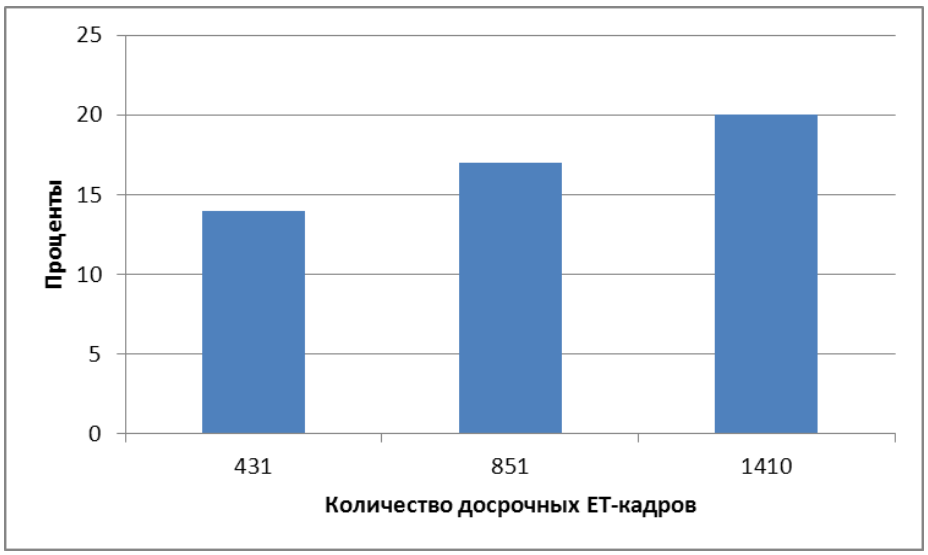


Рисунок 4 – Повышение быстродействия передачи *ET*-кадров по *STTE*

В четвертой главе рассмотрена аппаратная реализация компонентов и методов передачи данных по *TTE* и *STTE*, реализация ориентирована на использование *FPGA*. Рассмотрена работа блока предварительной буферизации выходного порта коммутатора *Ethernet*. Реализована передача кадров по классической технологии *TTE* с использованием процессорного ядра *MicroBlaze*. Рассмотрена передача кадров по *STTE* путем создания из нескольких *FPGA* сети (рисунок 5), подтверждение работоспособности разработанной аппаратной архитектуры было достигнуто за счет получения временных диаграмм передатчика, который передает данные по сети, и приемника, который принимает переданные данные из сети, с помощью логического анализатора *ChipScope Pro* фирмы *Xilinx*. Рассмотрена полная аппаратная структура, использующая метод передачи кадров по технологии *STTE*, и поясняется работа на временных диаграммах устройства.

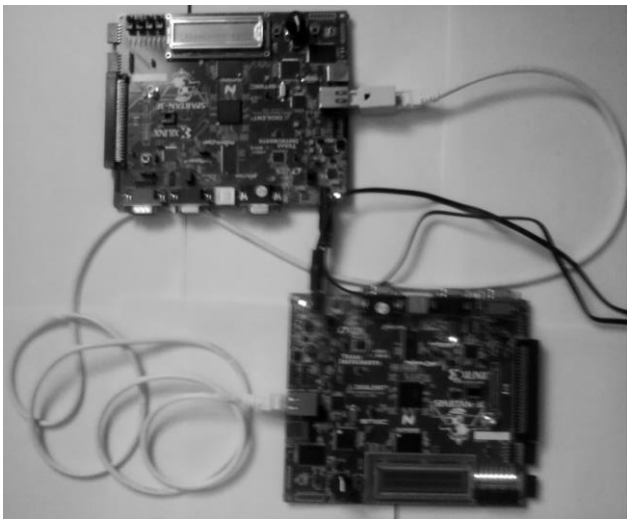


Рисунок 5 – Макет устройства приема и передачи трафика по *STTE*

Ядром выходного порта является блок предварительной буферизации, который проанализирован в режимах нормальной и ошибочной работы. При реализации обмена информацией с интерфейсом *Ethernet* классическим методом была осуществлена проверка *MAC*-адреса назначения в зависимости от константного поля в формате кадра и конфигурации выходного порта.

Имитационное моделирование на основе сетей Петри не является полным доказательством того, что алгоритмы, заложенные в модель, будут работать точно таким же образом в аппаратуре. В диссертационном исследовании был осуществлен переход от формализации на сетях Петри к описанию на языке *VHDL*. В описание на языке *VHDL* заложены алгоритмы формализации метода передачи кадров по *STTE* на основе сетей Петри, введены дополнительные сигналы в описание на языке *VHDL*, отвечающие за основные функции передачи кадров по расписанию *STTE*. Алгоритмы, преобразованные из сетей Петри в описание на языке *VHDL*, подтвердили преимущества метода передачи кадров по *STTE* и доказали сходство результатов имитационного моделирования моделей на основе сетей Петри и временных диаграмм работы устройства.

В диссертационном исследовании уделено внимание варианту сети из нескольких *FPGA*, уменьшающему риски серьезных отклонений в работе при передаче кадров по расписанию *STTE* от ПК к отладочной плате и упрощающему отладку системы. Одна *FPGA* являлась передатчиком, она генерировала кадры с учетом особенностей формата *TTE* для контроллера *Ethernet*, а вторая *FPGA* служила приемником с учетом особенностей алгоритма передачи трафика по расписанию *STTE*. С этой целью для передатчика *FPGA* была прошита память ПЗУ платы, а отладка осуществлялась путем подключения платы передатчика, генерирующей данные, для верификации снимались временные диаграммы платы.

Рассмотрены структура и функционирование устройства, реализующего метод передачи по расписанию *STTE* с использованием дополнительных технических средств (шины чтения/записи, таймера, блока очереди, каналов).

В заключении обобщены основные теоретические и практические результаты диссертационной работы.

ОСНОВНЫЕ РЕЗУЛЬТАТЫ

В диссертации решена новая научно-техническая задача, заключающаяся в разработке метода передачи трафика по расписанию в коммутаторах с поддержкой технологии *TTE*, верификация метода была достигнута за счет созданной имитационной модели. Проведена оценка вероятностно-временных характеристик принимаемого трафика в коммутаторе, а также разработаны имитационные модели стандартной передачи трафика в коммутаторе с поддержкой *TTE*, проведен сравнительный анализ эффективности методов передачи, разработан прототип приема-передачи трафика по расписанию путем создания сети из нескольких *FPGA* с интерфейсом *Ethernet*.

Основные результаты состоят в следующем:

1. Разработан метод передачи трафика по расписанию в коммутаторах *STTE*, обеспечивающий доставку кадров реального времени получателю в назначенные моменты времени по расписанию, устанавливаемому заранее для каждого выходного порта коммутатора, тем самым создается возможность передачи обычного кадра до момента передачи кадра реального времени. По сравнению с классическим методом передачи на 20 % повышается быстродействие обычных кадров при нормальной загрузке коммутатора (в случае отсутствия потери кадров по технологии *TTE*, при увеличении числа потерянных кадров эффективность метода повышается). Применение метода способствует устранению временных конфликтов разнородного трафика, полностью исключаются потерянные кадры, которые не попадали во временное окно защитника по *TTE*, повышается пропускная способность сети, отсутствует повышение загрузки коммутатора.

2. Разработана модель компьютерной сети, отражающая обмен и логическое взаимодействие основных устройств по технологии *TTE*, модель позволяет верифицировать алгоритмы взаимодействия и контролировать работоспособность систем, использующих технологию *TTE*.

3. Разработана модель процесса передачи трафика в коммутаторах с поддержкой *TTE,* которая позволяет оценить вероятностно-временные характеристики обработки коммутаторами разнородного трафика по технологии *TTE*.

4. Разработана модель передачи трафика на основе предложенного метода *STTE*, которая позволяет верифицировать алгоритм и оценить задержку трафика, долю потерянных кадров, быстродействие и эффективную пропускную способность сети.

5. Предложена модель генератора трафика для анализа работы коммутатора с поддержкой *QoS, TTE, STTE*, которая позволяет имитировать поток разнородного трафика с заданными вероятностно-временными характеристиками.

6. Разработана аппаратная реализация ядра коммутатора *Ethernet* на ПЛИС типа *FPGA*, использующая при синтезе ядра метод передачи *STTE* и методику перехода от формализации на основе сетей Петри к его описанию на языке *VHDL*, которая позволяет экспериментально подтвердить работоспособность метода *STTE*, оценить временные характеристики и сложность аппаратной реализации устройства.

ОСНОВНЫЕ ПУБЛИКАЦИИ ПО ТЕМЕ ДИССЕРТАЦИИ

Публикации в изданиях, рекомендованных ВАК РФ

1. Никишин, К. И. Механизм управления трафиком реального времени в коммутаторе Ethernet / К. И. Никишин // Вестник компьютерных и информационных технологий. – 2015. – № 10. – С. 32–37.

2. Никишин, К. И. Генератор трафика Ethernet на основе цветных сетей Петри / К. И. Никишин, Н. Н. Коннов // Модели, системы, сети в экономике, технике, природе и обществе. – 2016. – № 1 (17). – С. 299–307.

3. Никишин, К. И. Моделирование сетями Петри коммуникационного оборудования Time-Triggered Ethernet / К. И. Никишин, Н. Н. Коннов // Модели, системы, сети в экономике, технике, природе и обществе. – 2017. – № 2 (22). – С. 222–236.

4. Никишин, К. И. Усовершенствованный механизм передачи трафика жесткого реального времени в сети ETHERNET / К. И. Никишин, Н. Н. Коннов, Е. И. Гурин // Известия высших учебных заведений. Поволжский регион. Технические науки. – 2018. – № 4. – С. 28–38.

Публикации в изданиях, индексируемых в международных базах данных Scopus и Web of Science

5. Nikishin, K. Scheduling queues in the Ethernet switch, considering the waiting time of frames / E. Kizilov, N. Konnov, K. Nikishin, D. Pashchenko, D. Trokoz // MATEC Web of Conferences. – 2016. – Vol. 44. – P. 01011-p.1–01011-p. 5.

6. Nikishin, K. Modelling of systems using Time-Triggered Ethernet / K. Nikishin, N. Konnov, D. Pashchenko // Springer Information Technologies and Mathematical Modelling – Queueing Theory and Applications. – 2017. – Vol. 638 of the series Communications in Computer and Information Science. – P. 303–314.

7. Nikishin, K. Implementation of Time-Triggered Ethernet using colored Petri net / K. Nikishin, N. Konnov, D. Pashchenko // Industrial Engineering, Applications and Manufacturing ICIEAM. – 2017. – URL: http://ieeexplore.ieee.org/document/8076387/ (дата обращения: 07.05.2019).

Публикации в других изданиях

8. Никишин, К. И. Моделирование трафика сети Ethernet цветными сетями Петри / Н. Н. Коннов, К. И. Никишин, А. Л. Домнин // Современные проблемы компьютерных наук : тр. I Междунар. науч.-практ. конф. – Пенза : Изд-во ПГУ, 2013. – С. 120–123.

9. Никишин, К. И. Моделирование алгоритмов виртуального таймслота в коммутаторе Ethernet / М. Н. Коннов, В. Б. Механов, К. И. Никишин // Современные проблемы компьютерных наук : тр. I Междунар. науч.-практ. конф. – Пенза : Изд-во ПГУ, 2013. – С. 49–52.

10. Никишин, К. И. Учет времени поступления кадров для управления очередями в коммутаторе / Е. А. Кизилов, Н. Н. Коннов, В. Б. Механов, К. И. Никишин // Телематика-2014 : тр. XXI Всерос. науч.-метод. конф. (Санкт-Петербург, 23–24 июня 2014 г.). – Санкт-Петербург : СПбГУ ИТМО, 2014. – С. 134–136.

11. Никишин, К. И. Разработка выходного порта коммутатора Ethernet на базе ПЛИС / К. И. Никишин // Информационные технологии. Проблемы и решения : сб. материалов III Междунар. науч.-практ. конф. – Уфа : Восточная печать, 2015. – Т. 2. – С. 201–204.

12. Никишин, К. И. Перспективность использования технологии Time-Triggered Ethernet / К. И. Никишин // Актуальные направления научных исследований XXI века: теория и практика. – 2015. – Т. 3, № 8-1 (19-1). – С. 90–92.

13. Никишин, К. И. Основные принципы сетевой технологии Time-Triggered Ethernet / К. И. Никишин // Информационные технологии в науке и образовании. Проблемы и перспективы : сб. ст. III ежегод. межвуз. науч.-практ. конф. – Пенза : Изд-во ПГУ, 2016. – С. 166–169.

14. Никишин, К. И. Разработка устройства диспетчеризации очередей для телекоммуникационных систем / К. И. Никишин // Вестник Пензенского государственного университета. – 2016. – № 1 (13). – С. 41–43.

15. Никишин, К. И. Моделирование систем на базе технологии Time-Triggered Ethernet / К. И. Никишин, Н. Н. Коннов, Д. В. Пащенко // Информационные технологии и математическое моделирование : материалы XV Междунар. конф. имени А. Ф. Терпугова. – Томск : Изд-во Томск. ун-та, 2016. – Ч. 2. – С. 117–122.

16. Никишин, К. И. Разработка системы Time-Triggered Ethernet / К. И. Никишин // Новые информационные технологии и системы : сб. науч. тр. XIII Междунар. науч.-техн. конф. – Пенза : Изд-во ПГУ, 2016. – С. 174–176.

17. Никишин, К. И. Разработка защитника системы Time-Triggered Ethernet / К. И. Никишин // Новые информационные технологии и системы : сб.

науч. тр. XIII Междунар. науч.-техн. конф. – Пенза : Изд-во ПГУ, 2016. – С. 176–179.

18. Никишин, К. И. Аппаратная конфигурация ПЛИС типа FPGA с использованием интерфейса Ethernet для обмена информацией / К. И. Никишин // Новые информационные технологии и системы : сб. науч. тр. XIV Междунар. науч.-техн. конф. – Пенза : Изд-во ПГУ, 2017. – С. 117–121.

19. Никишин, К. И. Обмен информацией с использованием интерфейса Ethernet на основе ПЛИС типа FPGA / К. И. Никишин // Новые информационные технологии и системы : сб. науч. тр. XIV Междунар. науч.-техн. конф. – Пенза : Изд-во ПГУ, 2017. – С. 121–123.

20. Никишин, К. И. Моделирование сетевого трафика в пакете CPN Tools / Ю. Ю. Аладьев, К. И. Никишин // Новые информационные технологии и системы : сб. науч. тр. XIV Междунар. науч.-техн. конф. – Пенза : Изд-во ПГУ, 2017. – С. 128–132.

21. Никишин, К. И. Реализация Schedule Time-Triggered Ethernet с использованием ПЛИС / К. И. Никишин, Е. И. Гурин, Н. Н. Коннов // Новые информационные технологии и системы : сб. науч. тр. XV Междунар. науч.-техн. конф. – Пенза : Изд-во ПГУ, 2018. – С. 200–203.

22. Никишин, К. И. Оценка характеристик трафика при передаче кадров по расписанию STTE в коммутаторах Ethernet / К. И. Никишин // Информационные технологии в науке и образовании. Проблемы и перспективы : сб. ст. VI Всерос. межвуз. науч.-практ. конф. – Пенза : Изд-во ПГУ, 2019. – С. 74–76.

23. Никишин, К. И. Отладка ПЛИС способа STTE с использованием логического анализатора / К. И. Никишин, Е. И. Гурин // Проблемы автоматизации и управления в технических системах : сб. науч. тр. XXXIII Междунар. науч.-техн. конф. – Пенза : Изд-во ПГУ, 2019. – С. 288–293.

Свидетельства о государственной регистрации программы для ЭВМ

24. Свидетельство о государственной регистрации программы для ЭВМ в Реестре Российской Федерации по интеллектуальной собственности. 2018618299 Имитационная модель системы жесткого реального времени Time-Triggered Ethernet / Никишин К. И., Коннов Н. Н. – 2018.

25. Свидетельство о государственной регистрации программы для ЭВМ в Реестре Российской Федерации по интеллектуальной собственности. 2018666574 Система передачи Ethernet сообщений по расписанию / Никишин К. И., Гурин Е. И., Коннов Н. Н. – 2018.

Научное издание

НИКИШИН Кирилл Игоревич

МОДЕЛИ И АЛГОРИТМЫ ОБРАБОТКИ ТРАФИКА РЕАЛЬНОГО ВРЕМЕНИ В СИСТЕМАХ УПРАВЛЕНИЯ КОМПЬЮТЕРНЫМИ СЕТЯМИ

Специальности: 05.13.15 – Вычислительные машины, комплексы и компьютерные сети;
05.13.05 – Элементы и устройства вычислительной техники и систем управления

Редактор *Т. Н. Судовчихина*
Технический редактор *М. Б. Жучкова*
Компьютерная верстка *М. Б. Жучковой*

Распоряжение № 33/170-2019 от 02.08.2019

Подписано в печать 14.08.2019.
Формат 60×84 1/16. Усл. печ. л. 1,4.
Тираж 100. Заказ № 266.

Издательство ПГУ.
440026, Пенза, Красная, 40.
Тел./факс: (8412) 56-47-33; e-mail: iic@pnzgu.ru